



BL51F003T 系列触控 MCU 用户手册

1T tiny 8051 内核, 最高 32KB Flash, 2KB 可编程配置扇区, 768 Bytes SRAM, 18 通道 12 位 SAR ADC, 18 通道低功耗 Touch Key, 3 个通用定时器, 2 对共 4 通道带 4 位预分频支持计数器、捕获和死区互补输出功能的 8/12 位 PWM, 2 通道带灯带驱动功能的 12 位 PWM, 1 个 SPI 接口, 1 个 UART, 1 个从机 I2C, 1 个 WDT, 1 个 WKT(简易 RTC), 支持无极调节和正反扫 LED 的驱动, 所有 IO 支持 ADC、Touch Key 和 PWM 功能, 通讯口(UART/I2C)和烧录口可任意映射

版本: 1.10

目录

1 主要特性	6
2 产品信息	7
2.1 概述	7
2.2 产品资源	7
2.3 结构框图	8
2.4 封装定义	9
2.4.1 封装类型: BL51F003T_TSSOP20	错误! 未定义书签。
2.5 管脚说明	9
3 订购信息	10
4 总体架构	11
4.1 8051 内核	11
4.1.1 简介	11
4.1.2 寻址方式	11
4.1.3 寄存器描述	12
4.2 存储器分布	14
4.3 SFR 映像	15
5 中断系统	16
5.1 简介	16
5.2 外部中断	17
5.2.1 多 IO 触发	17
5.2.2 单 IO 触发	17
5.3 寄存器描述	17
6 时钟系统	20
6.1 时钟源	20
6.1.1 内部 27MHz RC 振荡器 (HRC)	20
6.1.2 内部 32KHz RC 振荡器 (LRC)	20
6.1.3 外部 32768KHz 晶体振荡器 (LOSC)	20
6.2 时钟控制关系	21
6.3 寄存器描述	22
7 复位系统	24
7.1 上电复位 (POR) 和掉电复位 (BOR)	24
7.2 看门狗 (WDT) 复位	24
7.3 低电压检测 (LVD) 复位	24
7.4 外部硬复位和内部软复位	25
7.5 寄存器描述	25
8 功耗管理	26
8.1 IDLE 模式	26
8.2 STOP 模式	26
8.3 低速运行模式	26
8.4 寄存器描述	27
9 GPIO 端口 (GPIO)	29
9.1 简介	29
9.2 IO 端口功能复用	30

9.3 寄存器描述	31
10 Flash 存储器（FMC）	32
10.1 简介	32
10.2 Flash 数据区	32
10.2.1 Flash 数据区逻辑划分	32
10.2.2 访问 Flash 数据区	33
10.3 NVR 数据区	34
10.3.1 NVR 数据区功能划分	34
10.3.2 访问 NVR 数据区	36
10.4 寄存器描述	37
11 定时器 0/1/2（TIMER0/1/2）	40
11.1 定时器 0	40
11.1.1 模式 0	40
11.1.2 模式 1	40
11.1.3 模式 2	41
11.1.4 模式 3	41
11.2 定时器 1	42
11.2.1 模式 0	42
11.2.2 模式 1	42
11.2.3 模式 2	43
11.2.4 模式 3	43
11.3 定时器 2	44
11.3.1 重载模式	44
11.3.2 捕获模式	45
11.3.3 波特率产生器模式	45
11.3.4 时钟输出模式	45
11.4 寄存器描述	46
12 通用 PWM（PWM0/1/2/3）	50
12.1 简介	50
12.2 基本功能	50
12.2.1 独立输出功能	51
12.2.2 互补输出功能	51
12.3 计数捕获功能	52
12.4 PWM0/1/2/3 中断	53
12.5 寄存器描述	54
13 灯带 PWM（PWM4/5）	58
13.1 简介	58
13.2 基本功能	58
13.3 灯带功能	58
13.4 PWM4/5 中断	59
13.5 寄存器描述	59
14 通用串行接口（UART）	62
14.1 简介	62
14.2 工作模式	62
14.2.1 模式 0	62

14.2.2 模式 1	63
14.3 多机通信	63
14.4 任意波特率分频设置	63
14.5 寄存器描述	63
15 I ² C 从机接口 (I2C)	67
15.1 简介	67
15.2 I2C 总线互联	67
15.3 I2C 通信原理	67
15.4 I2C 工作模式	68
15.5 寄存器描述	68
16 SPI 接口 (SPI)	71
16.1 简介	71
16.2 功能描述	71
16.3 寄存器描述	72
17 看门狗定时器 (WDT)	74
17.1 简介	74
17.2 功能描述	74
17.3 寄存器描述	74
18 自唤醒定时器 (WKT)	76
18.1 简介	76
18.2 功能描述	76
18.3 寄存器描述	76
19 低压差线性稳压器 (LDO)	78
19.1 简介	78
19.2 内部基准及输出电压校准	78
19.3 LDO 工作模式	78
19.4 寄存器描述	79
20 低电压检测 (LVD)	80
20.1 简介	80
20.2 功能描述	80
20.3 寄存器描述	80
21 模数转换器 (ADC)	82
21.1 简介	82
21.2 主要特性	82
21.3 软件单次触发	82
21.4 Timer 2 单次触发	82
21.5 Timer 2 持续触发	83
21.6 自动持续触发	83
21.7 比较器功能	83
21.8 寄存器描述	83
22 触摸按键 (Touch Key)	88
22.1 简介	88
22.2 注意事项	88
22.3 开发工具及软件	88
22.4 寄存器描述	89

23 软件 LED 驱动 (SLED)	92
23.1 简介	92
23.2 LED 显示原理	92
23.3 寄存器描述	93
24 程序下载和仿真	95
24.1 程序下载	96
24.2 在线仿真	96
25 电气特性	96
25.1 极限参数	96
25.2 工作电流特性	97
25.3 上下电特性	98
25.4 低功耗唤醒特性	99
25.5 存储器特性	99
25.6 EFT 特性	99
25.7 ESD&LU 特性	99
25.8 IO 端口特性	100
25.9 HRC 电气特性	100
25.10 LRC 电气特性	101
25.11 LOSC 电气特性	102
25.12 LVD 电气特性	103
25.13 ADC 电气特性	103
26 封装	1040
26.1 TSSOP20	1050
27 附录	111
28 版本历史	1116

1 主要特性

- 工作电压：2.0V-5.5V
- 工作温度：-40~+85℃
- 封装类型：TSSOP20
- 内核：1T tiny 8051
- 典型工作频率：24MHz，用户可自定义，见 IDE 描述
- Flash ROM：最大 32K Bytes，10 万次擦写
- 可编程配置扇区：2K Bytes，10 万次擦写
- SRAM：内部 256 Bytes，外部 768 Bytes
- 时钟（3.3V@25℃）
 - 外部低速晶体振荡器 LOSC：32.768KHZ
 - 内置 RC 振荡器 LRC：32KHz，可调精度±1%
 - 内置 RC 振荡器 HRC：典型 24MHz，用户可自定义，可调精度±1%
- 中断
 - 7 个有效中断源，两级中断优先级
 - 2 个外部中断，支持多按键和任意引脚触发，支持上沿/下沿/双沿触发
- 定时器
 - 3 个 16 位通用定时器 0/1/2，兼容标准 8051
- IO 端口
 - 18 个通用 GPIO 口
 - 支持推挽/开漏/上拉/下拉/高阻等模式
 - 上拉为 18KΩ，下拉为 18 KΩ，同时开启可用于 1/2Bias LCD 功能
 - 推电流 25mA@0.7*VDD，VDD=5V
 - 灌电流 70mA@0.3*VDD，VDD=5V
- 通用串行接口（UART）
 - 1 个 UART 接口，兼容标准 8051
- I2C 从机接口（I2C）
 - 内置 1 路 I2C 接口，支持标准/快速模式
- SPI 接口（SPI）
 - 支持主从模式，支持三线和四线模式
 - 最快 1/4 系统时钟
- 看门狗（WDT）
 - 15 位看门狗定时器，计数时钟为 LRC 时钟
 - 8 位调节精度，调整范围为 7.8125ms-1s
 - 可配置看门狗产生复位或中断
- 自唤醒定时器（WKT）
 - 可选中断时间为 1ms~1s，支持中断唤醒
 - 可选外部 LOSC 时钟源，支持 1s 精准计时，可做 RTC 用，可能需要软件修正
- 脉宽调制（PWM 0/1/2/3/4/5）
 - 可选时钟源，可直接输出时钟，可调周期和占空比
 - PWM0/1 支持 4 位预分频，12 位可调，支持死区互补输出、计数器及捕获功能
 - PWM2/3 支持 4 位预分频，8 位可调，支持死区互补输出、计数器及捕获功能
 - PWM4/5 支持焕彩灯带驱动，支持 12 位互补输出及死区控制功能
- 低电压检测（LVD）
 - 8 级电压检测 2.0/2.4/2.7/3.0/3.3/3.7/4.0/4.3V
 - 可设置低电压复位或中断
- 触摸按键（Touch Key）
 - 最多 18 通道，支持通道并联
 - 支持触摸唤醒低功耗醒，最低可达 6.5uA
 - 可通过动态 CS-10V 及 EFT-4KV 测试
- 模数转换器（ADC）
 - 12 位 SAR ADC，共 18 通道，支持任意引脚采样
 - 典型转换时间为 16 周期，最大转换速度达 1.68MHz
 - 支持硬件校准算法及软件自修调，有效位数 11 位
 - 支持软件单次、Timer 2 单次、Timer 2 持续和自动持续等四种触发模式
 - 支持比较器功能，可选任意 IO，速度最快 2M/S
 - 内置 1/2 基准通道、1/4 VDD 通道、1/4 AVREF 引脚通道（可用于电池电压检测）和 VSS 通道
 - 内置 1.024/2.048/3.072/4.096V 内部基准
- LED 驱动（LED）
 - 支持正反推 LED 扫描和矩阵式 LED 扫描
 - 支持 SEG 和 COM 引脚中任选，正反推扫描最多支持 17seg*18com，矩阵式最多支持 10seg*8com
 - 支持占空比无极调节，解决 LED 显示不均匀问题
- 芯片复位
 - 支持硬复位、软复位、看门狗复位、LVD 复位和上电/掉电复位
- 程序下载和仿真
 - 支持在线仿真功能
 - 支持程序读保护
- 低功耗
 - IDLE 模式最低电流 1.9uA
 - STOP 模式最低电流 1.9uA
 - 27MHz@5V 运行典型功耗 2.32mA
- 抗干扰特性
 - EFT > ±4KV
 - ESD HBM > ±8KV
 - Latch up > 200mA

2 产品信息

2.1 概述

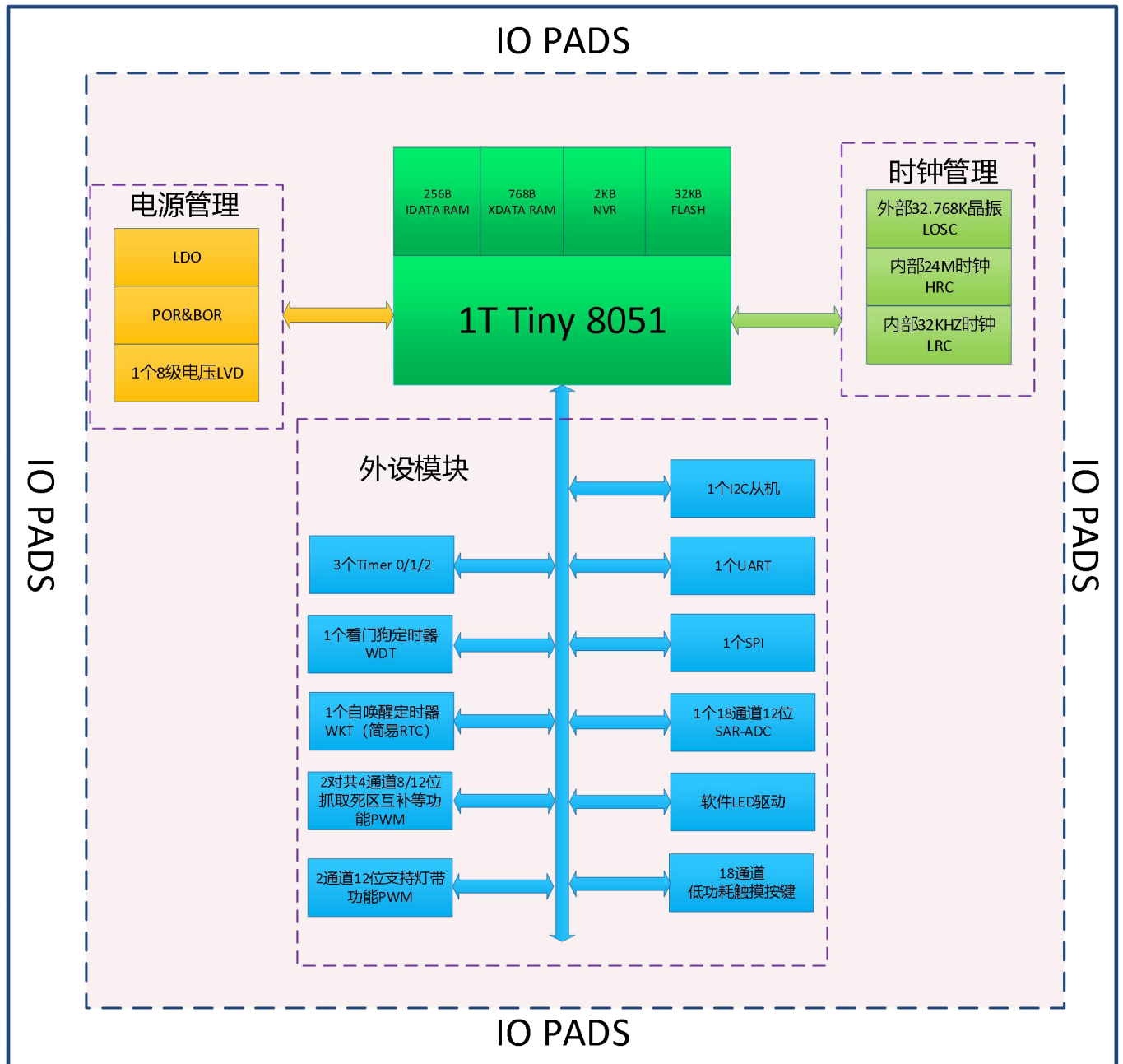
BL51F003 系列芯片是基于增强型 1T tiny 8051 内核的 8 位微控制器，指令完全兼容传统 8051，而运行速度比传统 8051 快 10 倍。BL51F003 集成 32KB Flash，2KB 可编程配置扇区、768 Bytes SRAM、18 通道低功耗 Touch Key、软件 LED 驱动、2 对共 4 通道带 4 位预分频支持定时器、捕获和死区互补功能的 8/12 位 PWM、2 通道 12 位带灯带驱动功能 PWM、3 个通用 16 位定时器，1 个 SPI、1 个 UART、1 个 I2C、内部高速 RC 振荡器、32KHz 内部 RC 振荡器、32.768KHz 外部晶振、18 个 GPIO 等资源。为了提高芯片可靠性，BL51F003 还集成了上电掉电复位，8 级可选电压低电压检测（LVD），低功耗独立看门狗计数器（WDT）、自唤醒定时器（WKT）等模块。

BL51F003 具有非常优异的抗干扰能力和低功耗特性，非常适合用小家电、无线通信等工业控制及消费电子领域。

2.2 产品资源

资源	型号	BL51F003T 20PIN
	Flash 存储器	32KB
	可配置扇区	2KB
	XDATA RAM	768B
	GPIO	18
	UART	1
	I2C	1
	SPI	1
	12/16 位 PWM (支持 2 路幻彩输出)	6
	12 位 ADC (channels)	18
	Touch Key (channels)	18
	软件 LED 驱动	√
	WDT	√
	WKT(简易 RTC)	√
	8 级电压 LVD	√
	HRC(27MHz)	√
	LRC(32KHz)	√
	LOSC	√
	ISP/IAP	√
	在线仿真	√
	工作电压	2.0V-5.5V
	封装形式	TSSOP20

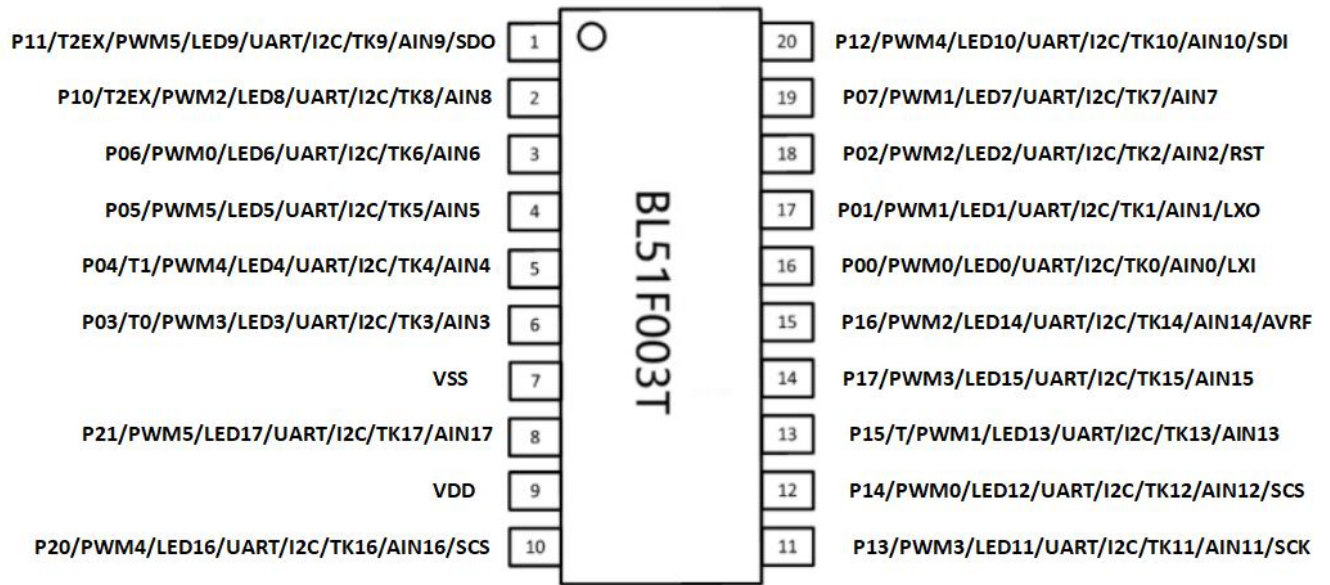
2.3 结构框图



2.4 封装定义

- 默认仿真及烧录烧录口为 VDD、GND、P11（SCL）和 P16（SDA），SCL 和 SDA 可根据需要，修改出厂初始化设定为其他 IO。

2.4.1 封装类型：BL51F003T-TSSOP20



2.5 管脚说明

端口名称	复用功能	默认状态
P00	P00/PWM0/LED0/UART/I2C/TK0/AIN0/LXI	高阻
P01	P01/PWM1/LED1/UART/I2C/TK1/AIN1/LXO	高阻
P02	P02/PWM2/LED2/UART/I2C/TK2/AIN2/RST	RST

P03	P03/T0/PWM3/LED3/UART/I2C/TK3/AIN3	高阻
P04	P04/T1/PWM4/LED4/UART/I2C/TK4/AIN4	高阻
P05	P05/PWM5/LED5/UART/I2C/TK5/AIN5	高阻
P06	P06/PWM0/LED6/UART/I2C/TK6/AIN6	高阻
P07	P07/PWM1/LED7/UART/I2C/TK7/AIN7	高阻
P10	P10/T2EX/PWM2/LED8/UART/I2C/TK8/AIN8	高阻
P11	P11/T2EX/PWM5/LED9/UART/I2C/TK9/AIN9/SDO	SCL
P12	P12/PWM4/LED10/UART/I2C/TK10/AIN10/SDI	高阻
P13	P13/PWM3/LED11/UART/I2C/TK11/AIN11/SCK	高阻
P14	P14/PWM0/LED12/UART/I2C/TK12/AIN12/SCS	高阻
P15	P15/T2/PWM1/LED13/UART/I2C/TK13/AIN13	高阻
P16	P16/PWM2/LED14/UART/I2C/TK14/AIN14/AVRF	SDA
P17	P17/PWM3/LED15/UART/I2C/TK15/AIN15	高阻
P20	P20/PWM1/LED16/UART/I2C/TK16/AIN16/SCS	高阻
P21	P21/PWM0/LED17/UART/I2C/TK17/AIN17	高阻
VDD	-	VDD
VSS	-	VSS

3 订购信息

产品编号	封装	每包数量	包装	描述
BL51F003T	TSSOP20	72/管 14.4K/盒 57.6K/箱	管装	主力销售型号

4 总体架构

4.1 8051 内核

4.1.1 简介

标准 8051 即 MCS-51 为 12 周期的 8051 CPU，而 BL51F003 系列芯片采用的是单周期 8051 CPU，完全兼容 MCS-51 指令集。

4.1.2 寻址方式

8051 的内核寻址方式有：立即寻址、直接寻址、间接寻址、寄存器寻址、相对寻址、变址寻址和位寻址。

立即寻址

立即寻址是在指令操作数中直接给出参与运算的操作数，指令举例如下：

MOV A, #60H （这条指令把 60H 直接送到累加器 A）

直接寻址

直接寻址指令操作数给出的是参与运算操作数的地址。直接寻址方式只能用于特殊功能寄存器、内部数据区和位地址空间，而特殊功能寄存器和位地址空间只能用直接寻址方式访问。指令举例如下：

ANL 50H, #91H （把 50H 单元中的数与 91H 相“与”，结果存放在 50H 单元中，其中 50H 为内部 RAM 的地址）

间接寻址

间接寻址采用 R0 或 R1 前添加“@”符号来表示。假设 R1 中的数据是 40H，内部数据存储器 40H 单元的数据为 55H，则指令为

MOV A, @R1 （把数据 55H 传送至累加器 A）

寄存器寻址

寄存器寻址对选定的工作寄存器 R7-R0、累加器 A、通用寄存器 B、地址寄存器和进位 C 中的数进行操作，其中寄存器 R7-R0 由指令码的低 3 位表示，ACC、B、DPTR 及进位 C 隐含在指令码中。因此，寄存器寻址也包含一种隐含寻址方式。工作寄存器工作区由状态寄存器 PSW 的 RS1、RS0 决定。指令操作数指定的寄存器均指当前工作区的寄存器。

INC R0 （R0 中的数据+1 写回 R0）

相对寻址

相对寻址是将程序计数器 PC 中的当前值与指令第二字节给出的数相加，其结果作为转移指令的转移地址。转移地址也成为转移目的地址，PC 中的当前值成为基地址，指令第二字节给出的数成为偏移量。由于目的地址是相对于 PC 中的基地址而言，所以这种寻址方式成为相对寻址。偏移量为带符号的数，所能表示的范围为 +127--128。这种寻址方式主要用于转移指令。

JC \$+50H （表示若进位位 C 为 0，则程序计数器 PC 中的内容不改变，即不转移。若进位位 C 为 1，则以 PC 中的当前值及基地址，加上偏移量 50H 后得到的结果作为该转移指令的目的地址）

变址寻址

在变址寻址方式中，指令操作数制定一个存放变址基址的变址寄存器。变址寻址时，偏移量与变址基值相加，其结果作为操作数的地址。变址寄存器有程序计数器 PC 和地址寄存器 DPTR。

MOVC A, @A+DPTR （表示累加器 A 为偏移量寄存器，其内容与地址寄存器 DPTR 中的内容相加，其

结果作为操作数的地址，取出该单元中的数送入累加器 A 中)

位寻址

位寻址是指对一些可进行位操作的内部 RAM 和特殊功能寄存器进行位操作时的寻址方式。在进行位操作时，借助于进位位 C 作为位操作累加器，指令操作数直接给出该位的地址，然后根据操作码对该位进行位操作。

MOV C, 20H (将地址为 20H 的位操作寄存器值送入进位位 C 中)

4.1.3 寄存器描述

程序计数器 PC

程序计数器 PC 寄存器为 16 位，是专门用来控制指令执行顺序的寄存器，它没有寄存器地址。单片机上电或复位后，PC 值为 0，单片机从零地址开始执行程序。

累加器 ACC

累加器 ACC 是一个常用的专用寄存器，指令系统中采用 A 作为累加器的助记符，常用于存放算术或逻辑运算的操作数及运算结果。

表 4.1.3-1 累加器 ACC

E0H	7	6	5	4	3	2	1	0
ACC	ACC[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

通用寄存器 B

B 在乘除法运算中需要和 ACC 配合使用。MUL AB 指令把 ACC 和 B 中 8 位无符号数相乘，所得的 16 位乘积的低字节存放在 A 中，高字节存放在 B 中。DIV AB 指令用 B 除以 A，整数商存放在 A 中，余数存放在 B 中。寄存器 B 还可以用作通用暂存寄存器。

表 4.1.3-2 通用寄存器 B

F0H	7	6	5	4	3	2	1	0
B	B[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

堆栈指针 SP

堆栈指针 SP 是一个 8 位专用寄存器。它指示出堆栈顶部在内部 RAM 块中的位置。系统复位后，SP 初始化为 07H，使得堆栈事实上由 08H 单元开始，考虑 08H-1FH 单元分别属于工作寄存器组 1-3，若在程序设计中用到这些区，则最好 SP 改变为 80H 或更大的为宜。

表 4.1.3-3 堆栈指针 SP

81H	7	6	5	4	3	2	1	0
SP	SP[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	1	1	1

数据指针 DPTR

数据指针 DPTR0/DPTR1 是两个 16 位专用寄存器，它们的高位字节寄存器用 DP0H/DP1H 表示，低位字节寄存

器用 DP0L/DP1L 表示，通过 DPS(PSW.1)可选择使用 DPTR0/DPTR1。每个 DPTR 既可以作为一个 16 位寄存器来处理，也可以作为 2 个独立的 8 位寄存器 DP0H/DP1H 和 DP0L/DP1L 来处理。

表 4.1.3-4 数据指针 DP0L

82H	7	6	5	4	3	2	1	0
DP0L	DP0L[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 4.1.3-5 数据指针 DP0H

83H	7	6	5	4	3	2	1	0
DP0H	DP0H[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 4.1.3-6 数据指针 DP1L

84H	7	6	5	4	3	2	1	0
DP1L	DP1L[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

表 4.1.3-7 数据指针 DP1H

85H	7	6	5	4	3	2	1	0
DP1H	DP1H[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0

状态寄存器 PSW

状态寄存器 PSW 是 CPU 的状态寄存器。在 CPU 做算术运算或者逻辑运算时，对应的 PSW 状态位会发生改变。

表 4.1.3-8 状态寄存器 PSW

D0H	7	6	5	4	3	2	1	0
PSW	CY	AC	F0	RS[1:0]		OV	DPS	P
R/W	R/W	R/W	R/W	R/W		R/W	R	R
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	CY	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生						
6	AC	辅助进位标志位 0: 算术或逻辑运算中，没有辅助进位或借位发生 1: 算术或逻辑运算中，有辅助进位或借位发生						
5	F0	F0 标志位 用户自定义标志位						

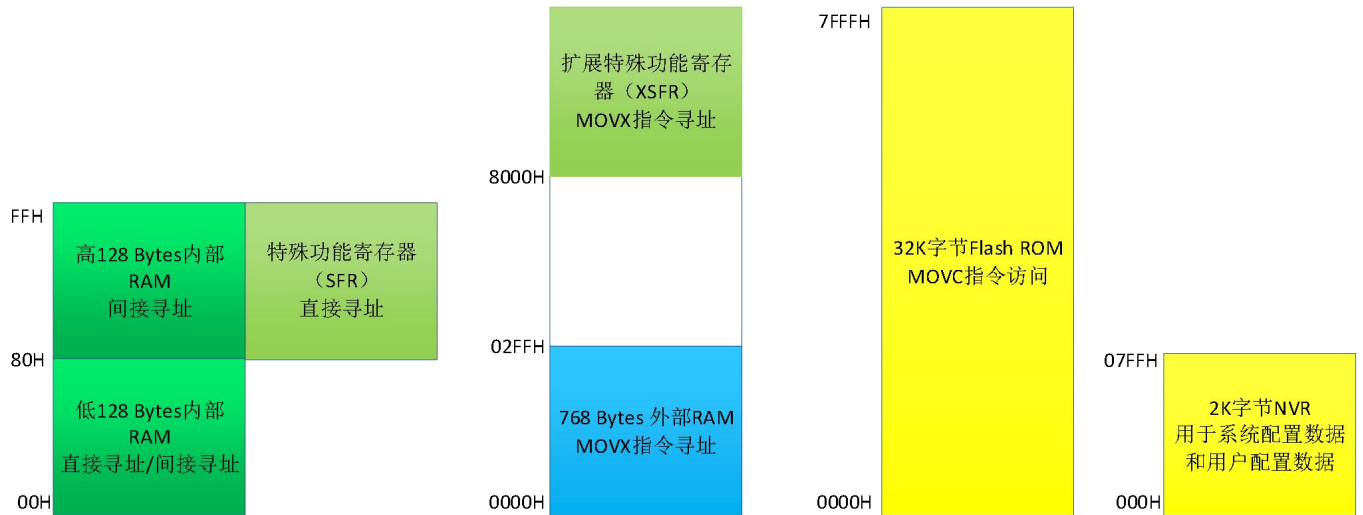
4-3	RS	R0-R7 寄存器页选择位 00: 页 0 (映射到 00H-07H) 01: 页 1 (映射到 08H-0FH) 10: 页 2 (映射到 10H-17H) 11: 页 3 (映射到 18H-1FH)
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生
1	DPS	DPTR 选择寄存器, 0 为选择 DPTR0, 1 为选择 DPTR1
0	P	奇偶校验位 0: 累加器 A 值为 1 的位数为偶数 1: 累加器 A 值为 1 的位数为奇数

4.2 存储器分布

BL51F003 系列芯片内含 256B 内部 RAM、768B 外部 RAM、特殊功能寄存器(SFR)、2KB NVR 和 32KB Flash ROM，存储器地址分配如下：

- 低 128B 的内部 RAM (地址：00H - 7FH) 可直接寻址或间接寻址
- 高 128B 的内部 RAM (地址：80H - FFH) 只能间接寻址
- 外部 768B 外部 RAM (地址：0000H - 02FFH) 可通过 MOVX 指令间接寻址
- 特殊功能寄存器(SFR) (地址：80H - FFH) 可直接寻址
- 扩展特殊功能寄存器(XSFR) (从 8000H 开始)，通过 MOVX 指令寻址
- 2KB NVR 包含 4 个扇区，主要用于系统配置数据和用户配置数据
- 32KB Flash ROM (地址：0000H-7FFFH)，通过 MOVC 指令可访问

图 4.2-1 存储器分布图



4.3 SFR 映像

BL51F003 系列芯片提供了兼容传统 8051 的 SFR 分布，SFR 和高 128 字节内部 RAM 共用地址 80H - FFH，只能直接寻址，SFR 映射如下表所示。

表 4.3-1 特殊功能寄存器（SFR）映射表

	可位寻址	不可位寻址						
地址	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
F8H	-	LEDBTC	LEDAT0	LEDAT1	-	-	IDLF	STPF
F0H	B	LSCON	LSCFG	LSDTML	LSDTMH	LSPTML	LSPTMH	LSCOM
E8H	SPCON	SPDAT	SPFLG	-	PWM5DUTL	PWM5DUTH	PWM5DIVL	PWM5DIVH
E0H	ACC	IT0CON	IT1CON	PWM4CFG	PWM4DUTL	PWM4DUTH	PWM4DIVL	PWM4DIVH
D8H	PWMEN	PWMIE	PWMFLG	-	PWM3DUT	-	PWM3DIV	-
D0H	PSW	-	PWM2PDIV	PWM2CFG	PWM2DUT	-	PWM2DIV	-
C8H	T2CON	T2MOD	T2CL	T2CH	TL2	TH2	WDTCON	WDTFLG

C0H	WKTCON	WKTSS	AKCON	AKDAT	PWM1DUTL	PWM1DUTH	PWM1DIVL	PWM1DIVH
B8H	IP	PWCON	PWM0PDIV	PWM0CFG	PWM0DUTL	PWM0DUTH	PWM0DIVL	PWM0DIVH
B0H	TKCON	TKCFG0	TKCFG1	TKCFG2	TKCFG3	TKPSC	TKMSL	TKMSH
A8H	IE	LSDAT0	LSDAT1	LSDAT2	-	XSCON	HRCON	LRCON
A0H	P2	I2CCON	I2CDAT	I2CFLG	I2CCPS	I2CDPS	S1TPS	S1RPS
98H	ADCON	ADCFG	ADCHS	S1CON	S1CFG	S1BUF	S1RELL	S1RELH
90H	P1	ADCOFS	ADCBGP	ADCPC	ADCPDL	ADCPDH	ADCDL	ADCDH
88H	TCON	TMOD	TL0	TL1	TH0	TH1	LVDCON	RSTCON
80H	P0	SP	DPOL	DP0H	DP1L	DP1H	SCCON	PCON

由于 SFR 地址空间有限，BL51F003 系列芯片在外部 RAM 地址空间增加了扩展特殊功能寄存器（XSFR），XSFR 映射如下表所示。

表 4.3-2 扩展特殊功能寄存器（XSFR）映射表

地址	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
8000H	P00F	P01F	P02F	P03F	P04F	P05F	P06F	P07F
8008H	P10F	P11F	P12F	P13F	P14F	P15F	P16F	P17F
8010H	P20F	P21F	-	-	-	-	-	-
---	-	-	-	-	-	-	-	-
C000H	FSCON	FSCMD	-	FSDAT	FSFLG	FSPAT	FSPTSL	FSPTSH
C008H	CKSUM0	CKSUM1	CKSUM2	-	-	-	-	-

5 中断系统

5.1 简介

BL51F003 系列芯片有一个增强的中断控制系统，共有 7 个中断入口，如下表所示。

每个中断源有独立的中断向量地址、中断使能位和中断标志。CPU 在响应中断后，进入该中断对应的中断服务程序，接到 RETI 指令后将返回中断前状态。

每个中断源有两级中断优先级，如果同时有多个有效中断产生中断请求，CPU 将根据设置的中断优先级依次响应；如果优先级相同，则根据它们的自然优先级（中断向量地址从低到高）依次响应。

寄存器 IE 为中断使能寄存器，寄存器 IP 为中断优先级寄存器，详见 [5.3 寄存器描述](#)。

表 5.1-1 中断向量表

中断	中断源	向量地址	默认优先级
INT0	External Interrupt 0	03H	0
TF0	Timer 0	0BH	1
INT1	External Interrupt 1	13H	2
TF1	Timer 1	1BH	3

INT2	LVD/WDT/PWM/UART Interrupt	23H	4
INT3	Timer2/I2C/LED/WKT Interrupt	2BH	5
INT4	SPI/ADC/Touch Key Interrupt	33H	6

5.2 外部中断

芯片包含 INT0 和 INT1 两个外部中断，可选电平/边沿触发，支持单个 IO 或多组 IO 触发，可用于 IDLE/STOP 模式唤醒。**为了提高外部中断的抗干扰性能，芯片集成了模拟滤波器，能滤掉外部端口 200ns 左右的干扰毛刺。**

5.2.1 多 IO 触发

芯片把 18 个 GPIO 分成了 5 组：P00~P03,P04~P07,P10~P13,P14~P17 和 P20~P21。每个外部中断都有单独的寄存器 ITnPS 去开启每组 IO，该组 IO 需要配置为 IO 输入状态，为输入状态的 IO 只要有一个出现触发电平/边沿，则该外部中断触发。

5.2.2 单 IO 触发

如 5.2.1 描述，如果该组 IO 中只有一个 IO 设置为输入状态，则为单 IO 触发状态。

5.3 寄存器描述

表 5.3-1 中断使能寄存器 IE

A8H	7	6	5	4	3	2	1	0
IE	EA	INT4	INT3	INT2	ET1	INT1	ET0	INT0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	EA	全局中断使能控制位 0: 关闭 1: 打开						
6	INT4	INT4 使能控制位，用于 SPI/ADC/Touch Key 中断 0: 关闭 1: 打开						
5	INT3	INT3 使能控制位，用于 Timer2/I2C/LED/WKT 中断 0: 关闭 1: 打开						
4	INT2	INT2 使能控制位，用于 LVD/WDT/PWM/UART 中断使能控制位						

		0: 关闭 1: 打开
3	ET1	定时器 1 中断使能控制位 0: 关闭 1: 打开
2	INT1	INT1 使能控制位（中断 1 用于外部中断 1） 0: 关闭 1: 打开
1	ET0	定时器 0 中断使能控制位 0: 关闭 1: 打开
0	INT0	INT0 使能控制位（中断 0 用于外部中断 0） 0: 关闭 1: 打开

表 5.3-2 中断优先级寄存器 IP

B8H	7	6	5	4	3	2	1	0
IP	-	PX4	PX3	PX2	PT1	PX1	PT0	PX0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	-	-						
6	PX4	INT4 优先级控制位，用于 SPI/ADC/Touch Key 中断 0: 低优先级 1: 高优先级						
5	PX3	INT3 优先级控制位，用于 Timer2/I2C/LED/WKT 中断 0: 低优先级 1: 高优先级						
4	PX2	INT2 优先级控制位，用于 LVD/WDT/PWM/UART 中断 0: 低优先级 1: 高优先级						
3	PT1	Timer 1 优先级控制位 0: 低优先级 1: 高优先级						
2	PX1	INT1 优先级控制位 0: 低优先级 1: 高优先级						
1	PT0	Timer 0 优先级控制位 0: 低优先级 1: 高优先级						
0	PX0	INT0 优先级控制位 0: 低优先级 1: 高优先级						

表 5.3-3 INT0 控制寄存器 IT0CON

E1H	7	6	5	4	3	2	1	0
IT0CON	IT0M		-	IT0PS[4:0]				
R/W	R/W		-	R/W				
初始值	0	0	0	0	1	0	1	0
位编号	位符号	说明						
7-6	IT0M	当 IT0 (TCON[0]) 为 0 时, IT0M 为触发电平选择 00: 低电平 01: 高电平 10/11: 保留 当 IT0 (TCON[0]) 为 1 时, IT0M 为触发边沿选择 00: 下降沿 01: 上升沿 10/11: 双沿						
5	-	-						
4	IT0PS[4]	P21~P20 的 INT0 中断分组使能开关						
3	IT0PS[3]	P17~P14 的 INT0 中断分组使能开关						
2	IT0PS[2]	P13~P10 的 INT0 中断分组使能开关						
1	IT0PS[1]	P07~P04 的 INT0 中断分组使能开关						
0	IT0PS[0]	P03~P00 的 INT0 中断分组使能开关						

表 5.3-4 INT1 控制寄存器 IT1CON

E2H	7	6	5	4	3	2	1	0
IT1CON	IT1M		-	IT1PS				
R/W	R/W		-	R/W				
初始值	0	0	0	0	1	0	1	0
位编号	位符号	说明						
7-6	IT1M	当 IT1 (TCON[0]) 为 0 时, IT1P 为触发电平选择 00: 低电平 01: 高电平 10/11: 保留 当 IT1 (TCON[2]) 为 1 时, IT1P 为触发边沿选择 00: 下降沿 01: 上升沿 10/11: 双沿						
5	-	-						
4-0	IT1PS	INT1 中断分组使能 依次为 P21~P20, P17~P14, P13~P10, P07~P04, P03~P00 的分组使能开关						

6 时钟系统

6.1 时钟源

BL51F003 系列芯片共支持以下时钟源：

- 内部 27MHz RC 振荡器 HRC
- 内部 32KHz RC 振荡器 LRC
- 外部 32.768KHz 晶体振荡器 LOSC

6.1.1 内部高速 RC 振荡器 (HRC)

HRC 是芯片上电后默认的系统时钟，可通过 HRE 位打开或关闭。[该时钟支持用户自定义，可在 BLProWriter 软件上自定义频率](#)。芯片出厂后，HRC 的频率校正为 24MHz@3.3V/25℃，时钟精度为±1%。

6.1.2 内部 32KHz RC 振荡器 (LRC)

LRC 可通过 LRE 位打开或关闭。LRC 设为系统时钟可实现系统低功耗。芯片出厂后，LRC 的频率校正为 32KHz@3.3V/25℃，时钟精度为±1%。

6.1.3 外部 32768KHz 晶体振荡器 (LOSC)

LOSC 可通过 XLE (XSCON[4]) 位打开或关闭，打开后需要一定的起振时间，查看 XLSTB (XSCON[0]) 位可知道时钟是否稳定。

6.2 时钟控制关系

所有时钟都可作为系统时钟的时钟源，同时它们的 1-16 整数分频时钟也可作为系统时钟的时钟源。寄存器 SCCON 是系统时钟的控制寄存器，通过它们可以设置系统时钟的切换和分频等操作。

每个源时钟都可以单独打开或关闭，当源时钟作为 CPU 时钟或外设时钟时，该时钟自动开启，如下表所示。

表 6.2-1 外设时钟映射表

外设模块	使用的时钟	时钟是否自动开启
系统时钟	LRC 时钟	是
	HRC 时钟	是
	LOSC 时钟	需要等 LOSC 时钟稳定才能使用
PWM0~5	系统时钟	是
	LRC 时钟	是
	HRC 时钟	是
	LOSC 时钟	需要等 LOSC 时钟稳定才能使用
I2C	HRC 时钟	是
WDT	LRC 时钟	是
WKT	LRC 时钟	是
	LOSC 时钟	需要等 LOSC 时钟稳定才能使用
其他模块	系统时钟	否

6.3 寄存器描述

表 6.3-1 系统时钟控制寄存器 SCCON

86H	7	6	5	4	3	2	1	0
SCCON	SCKS		-	-	SCKDIV			
R/W	R/W		-	-	R/W			
初始值	0	0	0	0	0	0	0	1
位编号	位符号	说明						
7-6	SCKS	系统时钟选择 00/11: 选择 HRC 时钟 01: 选择 LRC 时钟 10: 选择 LOSC 时钟						
5-4	-	-						
3-0	SCKDIV	系统时钟分频 0000: 不分频 0001: 2 分频 0010: 3 分频 ... 1111: 16 分频						

表 6.3-2 HRC 控制寄存器 HRCON

AEH	7	6	5	4	3	2	1	0
HRCFG	HRE	-	HRCFG[5:0]					
R/W	R/W	-	R/W					
初始值	0	0	1	0	0	0	0	0
位编号	位符号	说明						
7	HRE	HRC 使能信号, 该位为高则 HRC 打开, 该位为低外设没有使用该时钟则 HRC 关闭						
6	-	-						
5-0	HRCFG	HRC 频率调整寄存器						

表 6.3-3 LRC 控制寄存器 LRCON

AFH	7	6	5	4	3	2	1	0
LRCFG	LRE	-	LRCFG[5:0]					
R/W	R/W	-	R/W					
初始值	0	0	1	0	0	0	0	0
位编号	位符号	说明						
7	LRE	LRC 使能信号, 该位为高则 LRC 打开, 该位为低外设没有使用该时钟则 LRC 关闭						
6	-	-						
5-0	LRCFG	LRC 频率调整寄存器						

表 6.3-4 外部晶振控制寄存器 XSCON

ADH	7	6	5	4	3	2	1	0
XSCON	-	-	-	XLE	-	-	-	XLSTB
R/W	-	-	-	R/W	-	-	-	R
初始值	0	0	0	1	0	0	0	0
位编号	位符号	说明						
7-5	-	-						
4	XLE	LOSC 使能信号，该位为高则 LOSC 打开，该位为低外设没有使用该时钟则 LOSC 关闭						
3-1	-	-						
0	XLSTB	LOSC 稳定标志，为高时表明 LOSC 时钟有效，系统可切换到该时钟						

7 复位系统

芯片内部有 5 种复位源：上电复位（POR）、掉电复位（BOR）、看门狗复位（WDT）、低电压检测复位（LVD）、外部硬复位和内部软复位。

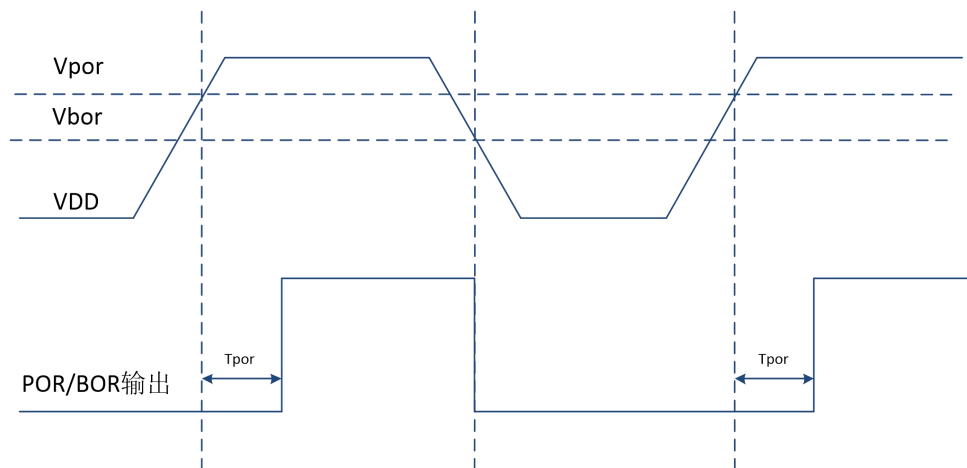
7.1 上电复位（POR）和掉电复位（BOR）

芯片上电需要一定时间才能达到正常的工作电压，上电复位电路能够保证芯片上电到正常工作电压前一直处于复位状态，从而保证芯片从初始默认状态开始运行。

芯片掉电是从正常工作电压到不正常工作电压的渐变过程，在这个过程中由于电压的降低芯片内部工作出现异常状态，在这个异常工作状态下芯片可能会执行错误的操作，从而可能导致整个电路系统出错。掉电复位电路强制芯片在电压低于某个电压(Vbor)时持续处于复位状态，直到电压低到所有电路都不能正常工作为止，从而避免芯片在掉电时执行错误操作。

如下图所示为 POR 和 BOR 工作过程，POR 和 BOR 的具体电气参数参照 [25.4 POR 电气特性](#)。

图 7.1-1 POR 和 BOR 工作过程



✧ 备注:

- Vpor: 上电复位截止电压值
- Vbor: 掉电复位起始电压值
- Tpor: 上电复位截止后持续复位时间

7.2 看门狗（WDT）复位

WDT 主要用于监控 CPU 执行指令的情况。如果在指定时间内没有刷新 WDT，则系统可能出现死锁或跑飞，此时 WDT 会产生系统复位。详细描述请参照 [看门狗定时器（WDT）](#) 章节。

7.3 低电压检测（LVD）复位

LVD 的作用类似于掉电复位，不同的是 LVD 工作在芯片正常工作电压区间。开启 LVD 后它将持续监控电源电压 VDD，当 VDD 低于 LVD 设定的域值电压超过滤波时间即可产生触发信号。如果设定 LVD 触发信号产生复位，将复位芯片系统。详细描述请参照 [第 20 章节](#)。

7.4 外部硬复位和内部软复位

P02 默认情况可配置为外部硬复位 RST 端口或者高阻（[表 9.2-1](#) 描述）。如果配置为 RST 端口，拉低 RST 将产生复位信号。RST 复位可以复位整个芯片，在 STOP 状态，RST 复位会唤醒芯片后再复位。一般工作情况下，RST 端口被内部拉高，不会影响内部的复位电路。

通过对 SWRST（PCON[5]）位写 1，CPU 可以发出复位指令。

7.5 寄存器描述

表 7.5-1 复位状态寄存器 RSTCON

8FH	7	6	5	4	3	2	1	0
RSTCON	HPE	-	LVDF	WDRF	HPRF	LPRF	HWRF	SWRF
R/W	R/W	-	R	R	R/W0C	R/W0C	R/W0C	R/W0C
初始值	1	0	0	0	0	0	0	0
WOC: 写 0 清除								
位编号	位符号	说明						
7	HPE	开启 VDD 电压域的 POR 复位电路，默认为开启状态 ✧ 关闭该电路可以节省功耗，但是可靠性会降低						
6	-	-						
5	LVDF	LVD 复位标志，清除 LVDCON 中相关标志自动清除						
4	WDRF	WDT 复位标志，喂狗刷新 WDT 自动清除						
3	HPRF	VDD 上电或掉电复位标志，写 0 清除						
2	LPRF	LDO 上电或掉电复位标志，写 0 清除						
1	HWRF	硬复位标志，写 0 清除						
0	SWRF	软复位标志，写 0 清除						

8 功耗管理

BL51F003 系列芯片有三种低功耗模式: IDLE 模式、STOP 模式和低速运行模式。其中 IDLE 模式时系统典型最低功耗 **2.3uA**, STOP 模式时系统典型最低功耗 **2.3uA**, 低速运行模式 (运行 LRC 时钟) 典型功耗 **3.5uA**, 极限最低功耗 **2uA**。

8.1 IDLE 模式

在 IDLE 模式下, CPU 将停止工作。进入 IDLE 模式前, 除了主时钟, 其他的时钟源可根据需要选择关闭, 以便节省功耗。同样进入 IDLE 模式前, 可根据需要设定芯片某些外设的开关, 打开的外设在 IDLE 下仍然可以正常工作。

进入 IDLE 模式前, 需要先查看一下寄存器 IDLF, 如果所有位都为 0, 则 CPU 将正常进入 IDLE 模式。如果 IDLF 的位不全为 0, 即使有设置进入 IDLE 模式的操作, CPU 也不会进入 IDLE 模式, 而是继续停留在正常工作模式。此时用户需先把对应的中断处理完成, 再重新设置进入 IDLE 模式。

所有复位事件和任何中断事件都将唤醒芯片。中断唤醒 CPU 后, 芯片首先恢复时钟, 然后响应中断, 进入该中断的服务程序。退出中断服务程序后, 芯片将执行置位 IDLE 指令后的指令。退出 IDLE 模式时, IDLE 位将自动清零。

需要注意的是, 在置位 IDLE 的指令后面需要紧接两条 nop 指令, 防止程序出错。

✧ **特别说明: IDLE 模式系统时钟并未关闭, 因此推荐把系统时钟切换到内部 LRC, 此时 IDLE 模式典型为 3.5uA, 详细配置方式请参考 SDK 程序。**

8.2 STOP 模式

STOP 模式是比 IDLE 更深层次的低功耗模式。STOP 模式可以停止所有时钟 (包括主时钟) 和时钟产生电路。如果 WDT 和 WKT 处于打开状态, 则它们使用的时钟模块将处于工作状态, 可以有选择地关闭 WDT 和 WKT 以节省功耗。

类似于 IDLE 模式, 进入 STOP 模式前, 需要先查看 STPF 寄存器, 若有置 1 的位存在, 需要先行处理, 以确保能顺利进入 STOP 模式。

可唤醒的 STOP 模式事件: 外部中断、LVD 中断或复位、外部硬复位、WKT 中断、WDT 中断或复位、触摸中断。

如果是中断唤醒, 那么唤醒 MCU 后, 芯片首先恢复时钟, 然后响应该中断, 进入该中断的服务程序。退出中断服务程序后, 芯片将执行置位 STOP 指令后的指令。退出 STOP 模式时, STOP 位将自动清零。

在进入 STOP 模式时, 最后一个时钟沿将关闭系统时钟, 然后芯片完全进入 STOP 模式。

✧ **需要注意的是, 在置位 STOP 的指令后面需要紧接两条 nop 指令, 防止程序出错。**

8.3 低速运行模式

某些应用场景需要芯片一直运行在低速时钟下, 此时 CPU 和外设都在正常工作, 从而能很快响应外部请求。在此模式, 用户可以选择时钟为 LRC 或 LOSC 时钟, 运行 LRC 典型功耗为 **3.5uA**, 运行 LOSC 典型功耗为 **5uA**。

8.4 寄存器描述

表 8.4-1 功耗控制寄存器 PCON

87H	7	6	5	4	3	2	1	0
PCON	SMOD	-	SWRST	TSMODE	-	-	STOP	IDLE
R/W	R/W	-	W	R	-	-	W	W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	SMOD	UART0 波特率倍频控制位 在 UART0 工作于模式 1,2,3 时，设置 SMOD=1 会使波特率倍频，与标准 8051 相同。						
6	-	-						
5	SWRST	软复位控制位，1 有效 设置 SWRST=1 产生软复位，复位产生后自动清 0。						
4	TSMODE	芯片进入测试模式标志						
3-2	-	-						
1	STOP	STOP 模式控制位，1 有效 当设置 STOP=1 且 STPF 为 0 时，芯片进入 STOP 模式，退出 STOP 模式后自动清 0						
0	IDLE	IDLE 模式控制位，1 有效 当设置 IDLE=1 且 IDLF 为 0 时，芯片进入 IDLE 模式，退出 IDLE 模式后自动清 0						

表 8.4-2 IDLE 唤醒事件 IDLF

FEH	7	6	5	4	3	2	1	0
IDLFL	-	IDLF[6:0]						
R/W	-	R						
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	-	-						
6	IDLF[6]	SPI/ADC/Touch Key 事件						
5	IDLF[5]	Timer2/I2C/LED/WKT 事件						
4	IDLF[4]	LVD/WDT/PWM/UART 事件						
3	IDLF[3]	Timer 1 事件						
2	IDLF[2]	External Interrupt 1 事件						
1	IDLF[1]	Timer 0 事件						
0	IDLF[0]	External Interrupt 0 事件						

表 8.4-3 STOP 唤醒事件 STPF

FFH	7	6	5	4	3	2	1	0
STPF	-	-	STPF [6:0]					
R/W	-	-	R					

初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-6	-	-						
5	STPF [5]	Touch Key 事件						
4	STPF [4]	WDT 事件						
3	STPF [3]	LVD 事件						
2	STPF [2]	WKT 事件						
1	STPF [1]	外部中断 INT1 事件						
0	STPF [0]	外部中断 INTO 事件						

9 GPIO 端口 (GPIO)

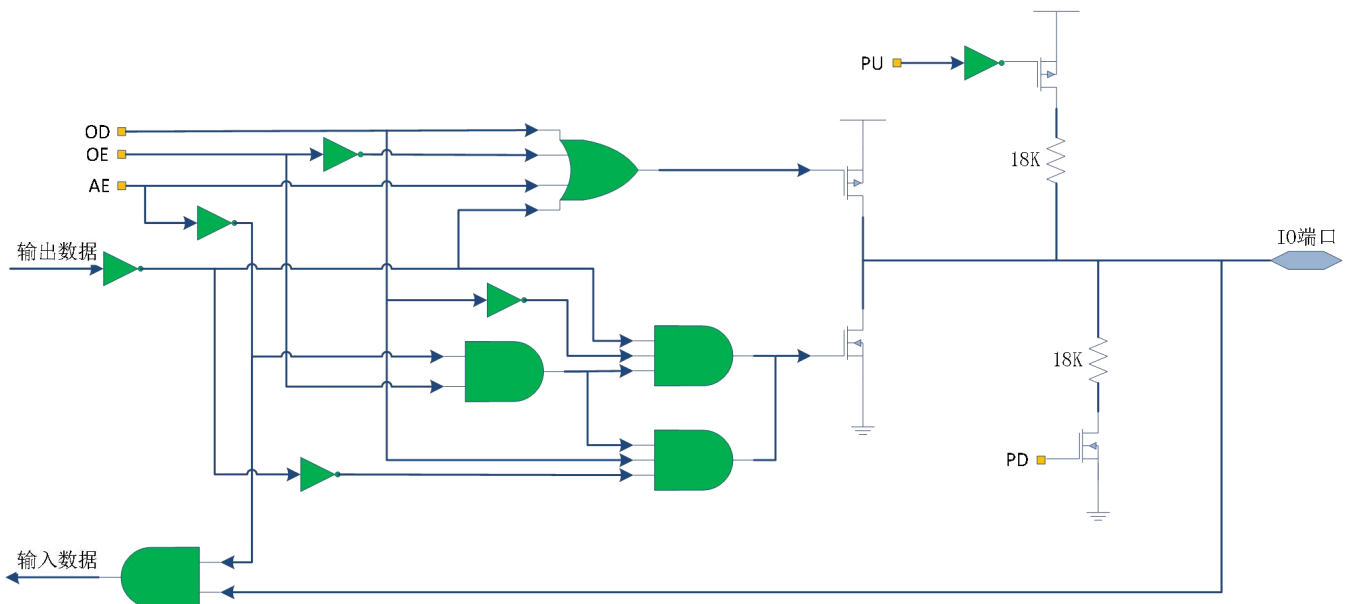
9.1 简介

BL51F003 系列芯片除电源和地端口外，还有 18 个可编程多功能 I/O 端口，其主要特点如下。

- 可配置为高阻模式
- I/O 结构可独立设置上拉（18K Ω ）和下拉（18K Ω ）
- 输出模式可选开漏输出或推挽输出
- 数据输出锁存支持读-修改-写
- 支持 1.9-5.5V 宽电压范围
- 设为推挽输出时，VDD=5V 时，推电流 25mA@0.7*VDD，灌电流 70mA@0.3*VDD

IO 端口结构图如下图所示。

图 9.1-1 I/O 端口结构示意图



备注:

- OD: IO 端口开漏使能信号
- OE: IO 端口输出使能信号
- AE: IO 端口模拟功能使能信号
- PU: IO 端口上拉使能信号
- PD: IO 端口下拉使能信号

9.2 IO 端口功能复用

芯片的 18 个 IO 端口在功能上被不同的外设功能端口复用。每个端口都分配了一个功能设置寄存器 PnxF（分别对应端口 Pnx，其中 n=0-2，代表 P0/P1/P2，x=0-7，代表 Pn.0-Pn.7），用户可通过寄存器 PnxF 配置端口的主功能和其他选项功能。

表 9.2-1 IO 端口复用功能映射表

取 值 寄存器	0	1	2	3	4	5	6	7	8	默认
P00S	高阻	GPIO 输入	GPIO 输出	PWM0	LED0	UART/I2C	TK0	AIN0	LXI	高阻
P01S	高阻	GPIO 输入	GPIO 输出	PWM1	LED1	UART/I2C	TK1	AIN1	LXO	高阻
P02S	高阻	GPIO 输入	GPIO 输出	PWM2	LED2	UART/I2C	TK2	AIN2	RST	RST
P03S	高阻	GPIO 输入	GPIO 输出	PWM3	LED3	UART/I2C	TK3	AIN3	高阻	高阻
P04S	高阻	GPIO 输入	GPIO 输出	PWM4	LED4	UART/I2C	TK4	AIN4	高阻	高阻
P05S	高阻	GPIO 输入	GPIO 输出	PWM5	LED5	UART/I2C	TK5	AIN5	高阻	高阻
P06S	高阻	GPIO 输入	GPIO 输出	PWM0	LED6	UART/I2C	TK6	AIN6	高阻	高阻
P07S	高阻	GPIO 输入	GPIO 输出	PWM1	LED7	UART/I2C	TK7	AIN7	高阻	高阻
P10S	高阻	GPIO 输入/T2EX	GPIO 输出	PWM2	LED8	UART/I2C	TK8	AIN8	高阻	高阻
P11S	高阻	GPIO 输入/T2EX	GPIO 输出	PWM5	LED9	UART/I2C	TK9	AIN9	SDO	SCL
P12S	高阻	GPIO 输入	GPIO 输出	PWM4	LED10	UART/I2C	TK10	AIN10	SDI	高阻
P13S	高阻	GPIO 输入	GPIO 输出	PWM3	LED11	UART/I2C	TK11	AIN11	SCK	高阻
P14S	高阻	GPIO 输入	GPIO 输出	PWM0	LED12	UART/I2C	TK12	AIN12	SCS	高阻
P15S	高阻	GPIO 输入	GPIO 输出	PWM1	LED13	UART/I2C	TK13	AIN13	高阻	高阻
P16S	高阻	GPIO 输入/T2I	GPIO 输出/T2O	PWM2	LED14	UART/I2C	TK14	AIN14/AVRF	高阻	SDA
P17S	高阻	GPIO 输入	GPIO 输出	PWM3	LED15	UART/I2C	TK15	AIN15	高阻	高阻
P20S	高阻	GPIO 输入	GPIO 输出	PWM4	LED16	UART/I2C	TK16	AIN16	SCS	高阻
P21S	高阻	GPIO 输入	GPIO 输出	PWM5	LED17	UART/I2C	TK17	AIN17	高阻	高阻

✧ UART1 和 I2C 共有引脚功能选择时，优先级为 I2C>UART

9.3 寄存器描述

表 9.3-1 IO 端口寄存器 Pn

	7	6	5	4	3	2	1	0
Pn	Pn7	Pn6	Pn5	Pn4	Pn3	Pn2	Pn1	Pn0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
n=0-2, 代表 P0/P1/P2 寄存器地址 P0: 80H P1: 90H P2: A0H								
位编号	位符号	说明						
7-0	Pn	端口 Pn 的数据寄存器, IO 端口功能设置为 GPIO 输出时输出该值						

表 9.3-2 IO 端口功能寄存器 PnxF

	7	6	5	4	3	2	1	0
PnxF	PnxPU	PnxPD	PnxOD	-	PnxS			
R/W	R/W	R/W	R/W	-	R/W			
初始值	0	0	0	0	0	0	0	0
n=0-2, 代表 P0/P1/P2 x=0-7, 代表 Pn0/Pn1/ Pn2/Pn3/ Pn4/Pn5/ Pn6/Pn7 寄存器地址 P00F-P07F: 8000H-8007H P10F-P17F: 8008H-800FH P20F-P21F: 8010H-8011H								
位编号	位符号	说明						
7	PnxPU	上下拉电阻使能控制位 0: 18K Ω 上拉电阻关闭 1: 18K Ω 上拉电阻打开						
6	PnxPD	下拉电阻使能控制位 0: 18K Ω 下拉电阻关闭 1: 18K Ω 下拉电阻打开						
5	PnxOD	开漏使能控制位, 端口设为 GPIO 输出时才有效 0: 开漏关闭 1: 开漏打开						
4	-	-						
3-0	PnxS	IO 端口复用功能选择寄存器, 见 表 9.2-1 描述						

10 Flash 存储器（FMC）

10.1 简介

Flash 存储器包含 32KB Flash 数据区和 2KB NVR 数据区，所有数据区都需要先擦除才可以再写，Flash 存储器的擦写次数在 10 万次以上。

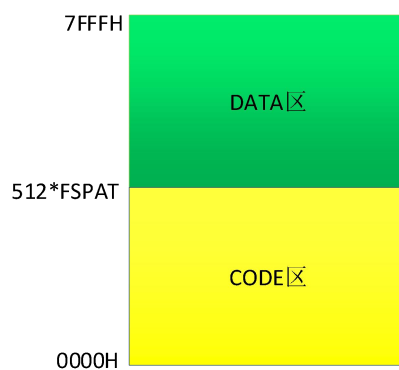
10.2 Flash 数据区

10.2.1 Flash 数据区逻辑划分

Flash 数据区的逻辑划分见图，主要特点如下：

- Flash 数据区由若干个扇区组成，扇区是进行擦除操作的最小单位，每个扇区大小为 512 字节。
- Flash 可以通过寄存器 PADR 按功能划分为 CODE 区和 DATA 区，划分单位为 1 个逻辑扇区。
- CODE 区用于存储用户的程序，DATA 区是用于存储一些掉电需要保存的数据。

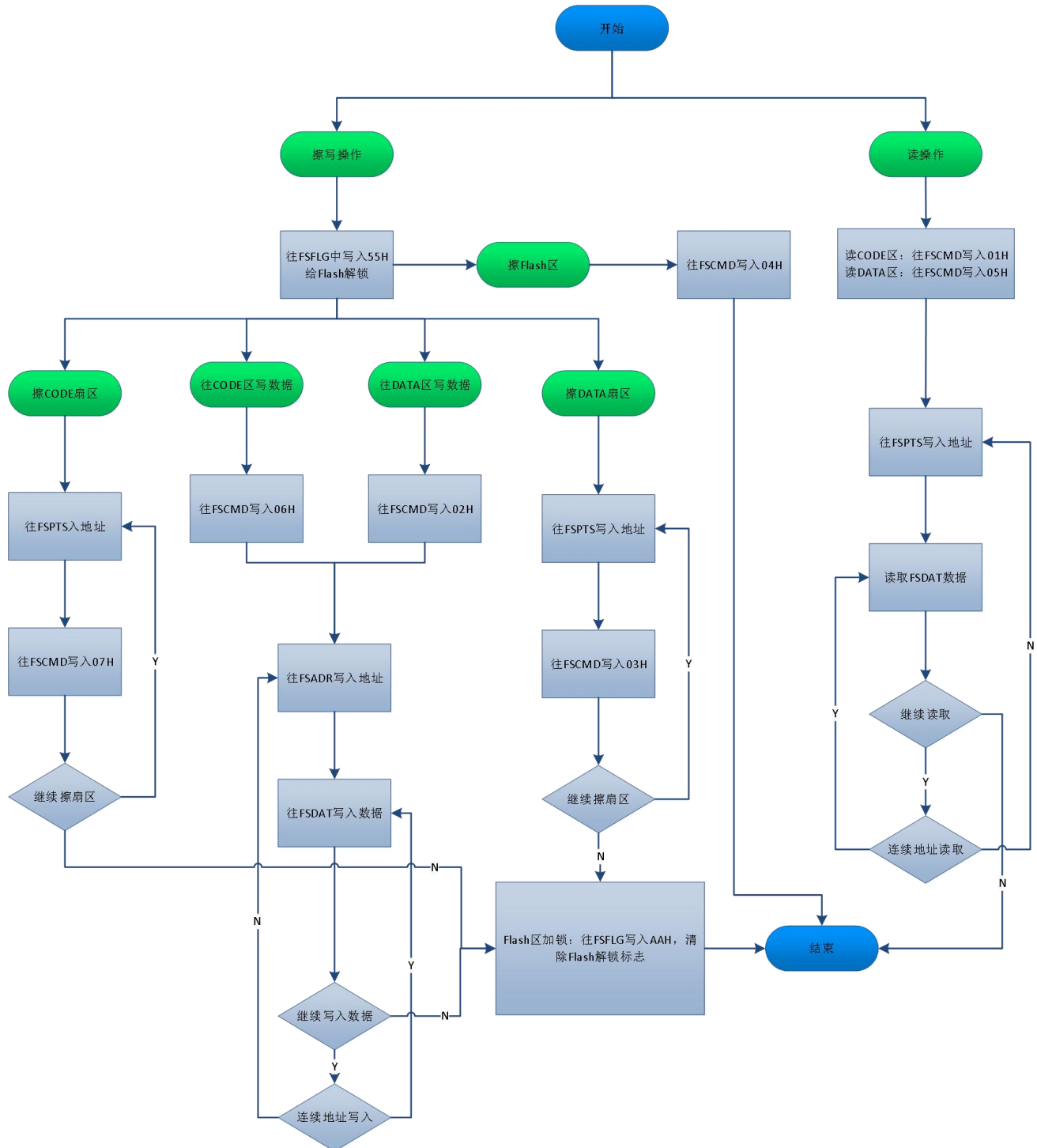
图 10.2.1-1 Flash 数据区结构



10.2.2 访问 Flash 数据区

如下图所示为访问 Flash 数据区流程图，相关示例程序请参考 BL51F003 应用手册。需要说明的是，在擦操作时往 FSCMD 写入擦命令或在写操作时往 FSDAT 写入数据时，CPU 会自动暂停，以避免因为中断等原因导致擦写操作中止。

图 10.2.2-1 访问 Flash 数据区流程图



10.3 NVR 数据区

10.3.1 NVR 数据区功能划分

芯片内置了 2KB 的 NVR 数据区，该区共 4 个扇区，每个扇区 512 字节。

- NVR1 用于存储用户数据
- NVR2 用于实现用户设置数据，**设置保护后不可擦写**
- NVR3 用于保存原厂数据，一般情况不开放给用户使用，**设置保护后不可擦写**
- NVR4 用于保存 Flash 配置数据，**不可擦写**

其中 NVR2 在不使用上述功能时，也可以用于与 NVR1 相同的功能。

表 10.3.1-1 NVR 数据功能表

扇区	地址	功能描述
NVR1-NVR2	0x000-0x3ff	用于储存用户数据
NVR3	---	-
	0x410-0x41f	该 16 个字节写入 0xaa 后开启程序读保护功能
	---	-
	0x430	配置 P02 引脚复位后功能。复位后默认情况下为复位功能，设置为 0xAA 后，默认功能为高阻状态。
	---	-
	0x438	默认上电会开启上电延时，以便可上电进入 debug 模式。设置为 0xAA 后，上电后不开启上电延时，直接运行程序。
	---	-
	0x440	该字节为 0xAA 时 I2C/烧录口映射有效，当复位端口和 I2C 映射到同一端口时，复位端口有效
	0x441	I2C 的 SDA 引脚选择映射值，上电自动加载
	0x442	I2C 的 SCL 引脚选择映射值，上电自动加载
	0x443	该字节为 0xAA 时 UART 口映射有效，当复位端口和 UART 映射到同一端口时，复位端口有效
	0x444	UART 的 TX 引脚选择映射值，上电自动加载
	0x445	UART 的 RX 引脚选择映射值，上电自动加载
	---	-
	0x5e0-0x5ef	该 16 个字节写入 0xAA，重新上电后 NVR3 不可擦写
	---	-
NVR4	0x600	该字节为 0xAA 时 Bandgap trimming 值有效
	0x601	Bandgap trimming 值，上电后自动加载
	0x602	该字节为 0xAA 时 LDO trimming 值有效
	0x603	LDO trimming 值，上电后自动加载
	---	-
	0x609	该字节为 0xAA 时 LRC 时钟配置值有效
	0x60A	LRC 时钟配置值，上电后自动加载
	0x60B	-
	0x60C	LRC 实际频率值低 8 位(单位: HZ)

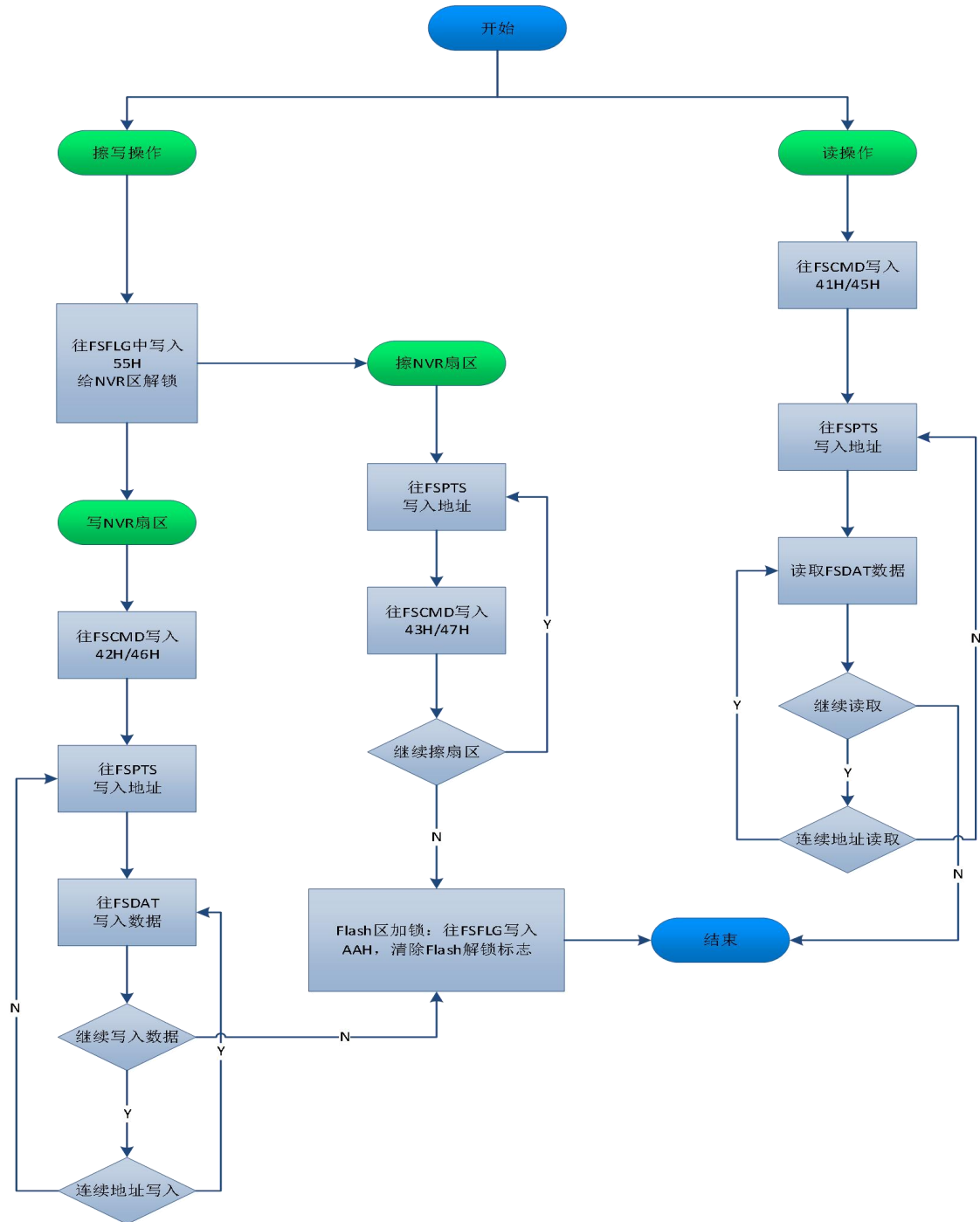
	0x60D	LRC 实际频率值高 8 位(单位: HZ)
	0x60E	该字节为 0xAA 时 HRC 时钟配置值有效
	0x60F	HRC 时钟配置值, 上电后自动加载
	0x610	-
	0x611	HRC 实际频率值低 8 位(单位: KHZ)
	0x612	HRC 实际频率值高 8 位(单位: KHZ)

	0x624	ADC 内部 4.096V 的基准配置值
	---	-
	0x629	ADC 内部 3.072V 的基准配置值
	---	-
	0x62E	ADC 内部 2.048V 的基准配置值
	---	-
	0x633	ADC 内部 1.024V 的基准配置值
	---	-
	0x740-0x74f	CHIPID 区, 编码方式: 内部编码(8bit)+芯片型号 0x82XX(16bit)+生产厂家 (8bit) +年 (8bit) +月 (4bit) +日 (5bit) +滚码 (23bit)
	---	-
	0x7e0-0x7ef	该 16 个字节写入 0xAA, 重新上电后 NVR4 不可擦写
	---	-
NVR5	0x800-0x9ff	Flash 配置数据, 不可擦写

10.3.2 访问 NVR 数据区

如下图所示为访问 NVR 数据区流程图，相关示例程序请参考 BL51F003 应用手册。需要说明的是，在擦操作时往 FSCMD 写入擦命令或在写操作时往 FSDAT 写入数据时，CPU 会自动暂停，以避免因为中断等原因导致擦写操作中止。

图 10.3.2-1 访问 NVR 区流程图



10.4 寄存器描述

表 10.4-1 Flash 控制寄存器 FSCON

C000H	7	6	5	4	3	2	1	0
FSCON	DPSTB	-	-	-	-	-	-	-
R/W	R/W	-	-	-	-	-	-	-
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	DPSTB	IDLE/STOP 模式下 Flash 进入睡眠模式控制位 0: IDLE/STOP 模式下, Flash 处于正常工作模式 1: IDLE/STOP 模式下, Flash 进入睡眠模式 备注: 如果 DPSTB=1, 当芯片进入 IDLE/STOP 模式, Flash 也同时进入睡眠模式, Flash 在睡眠模式的功耗为 300nA, 当芯片退出 IDLE/STOP 模式, Flash 也同时退出睡眠模式。						
6-0	-	-						

表 10.4-2 Flash 命令寄存器 FSCMD

C001H	7	6	5	4	3	2	1	0
FSCMD	-	IFEN	OPERR	BUSY	CMD			
R/W	-	R/W	R	R	R/W			
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	-	-						
6	IFEN	操作 Flash NVR 数据区选择信号, 高有效						
5	OPERR	指令操作出错标志, 包括未解锁时对 flash 进行擦写操作、对不可操作区域进行擦写操作等						
4	BUSY	Flash 状态位, 为 1 时 Flash 处于擦除或者烧录状态						
3-0	CMD	命令寄存器 读写主数据区时 0000: 无操作 0001: 读 Flash DATA 区 0010: 写 Flash DATA 区 0011: 擦除 Flash DATA 区一个扇区 0100: Flash 整片擦除 0101: 读 Flash CODE 区 0110: 写 Flash CODE 区 0111: 擦除 Flash CODE 区一个扇区 1xxx: CKSUM 当前 Flash 扇区 读写 NVR 区时 0000: 无操作 0001/0101: 读数据区 0010/0110: 写数据区						

		0011/0111: 擦除数据区 1xxx: CKSUM 当前 NVR 扇区 备注: 1. 擦除命令执行后 CMD 自动清零 2. 读和写命令写入后 CMD 保持不变然后通过读写 FSDAT 完成
--	--	---

表 10.4-3 Flash 数据读写寄存器 FSDAT

C003H	7	6	5	4	3	2	1	0
FSDAT	FSDAT[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	FSDAT	Flash 数据寄存器						

表 10.4-4 Flash 标志寄存器 FSFLG

C004H	7	6	5	4	3	2	1	0
FSFLG	-	-	-	-	-	-	-	UNLOCK
R/W	-	-	-	-	-	-	-	R
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-1	-	-						
0	UNLOCK	CODE 区解锁标志。往 FSFLG 寄存器写入 0x55 解锁 Flash，往 FSFLG 寄存器写入 0xAA 加锁保护 Flash，解锁后可对 Flash 进行擦写操作						

表 10.4-5 Flash 空间划分寄存器 FSPAT

C005H	7	6	5	4	3	2	1	0
FSPAT	-	FSPAT						
R/W	-	R/W						
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	FSPAT	CODE 区和 DATA 区划分配置寄存器，程序区和数据区以 512 字节为单位进行划分 如果 FSPAT>0，程序区的地址空间为: 0 ~ (FSPAT ×512 - 1)，数据区的地址空间为: (FSPAT ×512) ~最大 Flash 地址， 划分 DATA 区间时最少 16KB						

表 10.4-6 Flash 地址指针 FSPTS

C006H	7	6	5	4	3	2	1	0
FSPTSL	FSPTSL[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
C007H	7	6	5	4	3	2	1	0
FSPTRH	-	FSPTRH[14:8]						

R/W	-	R/W						
初始值	-	0	0	0	0	0	0	0
位编号	位符号	说明						
15	-	-						
14-0	FSPTS	目标地址指针寄存器						

表 10.4-7 Flash 累加计算寄存器 CKSUM

C008H	7	6	5	4	3	2	1	0
CKSUM0	CKSUM[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
C009H	7	6	5	4	3	2	1	0
CKSUM1	CKSUM[15:8]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
C00AH	7	6	5	4	3	2	1	0
CKSUM2	-	-	-	-	-	-	-	CKSUM[16]
R/W	-	-	-	-	-	-	-	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
16-0	CKSUM	对 FSPTR 指定的 Flash 扇区进行累加和运算						

11 定时器 0/1/2 (TIMER0/1/2)

11.1 定时器 0

定时器或计数器功能通过控制位 CT0 来选择，CT0=0 选择为定时器，CT0=1 选择为计数器。作为定时器时，时钟是系统时钟的 12 分频。作为计数器时，时钟是 T0 端口的输入。由于检测 T0 输入边沿变化需要 2 个时钟周期，所以作为计数器时最大的输入波特率是内部系统时钟频率的 1/2。T0 输入信号在占空比上没有限制，为了完全识别 0 或 1 的状态，信号至少需要保持 1 个内部系统时钟周期时间。定时器 0 有 4 个工作模式，通过模式选择位 TOM0 和 TOM1 来选择。

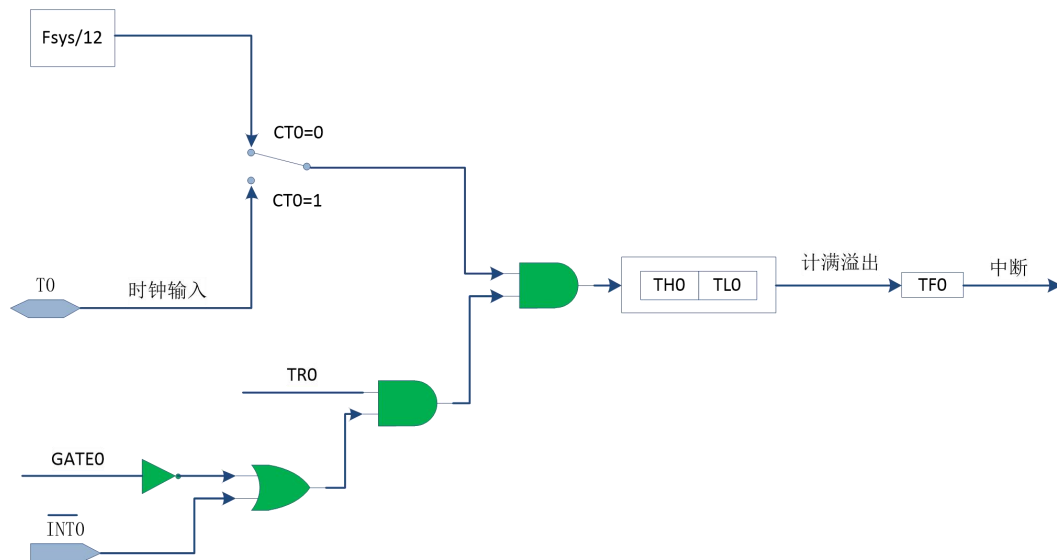
11.1.1 模式 0

在此模式下，定时器 0 作为 13 位定时器/计数器，寄存器 TH0 存放 13 位定时器/计数器的高 8 位，寄存器 TLO 的低 5 位存放定时器/计数器低 5 位，TLO 的高 3 位是无效的，在读取时应被忽略。当定时器 0 溢出，中断标志位 TF0 会被置 1。中断响应后，TF0 位会自动清 0。当 GATE0=0 时，定时器/计数器由 TR0 位使能计数，当 GATE0=1 时，定时器/计数器由端口 INTO 控制使能，INT0 为高电平时计数，INT0 为低电平则停止计数。

11.1.2 模式 1

此模式下，定时器 0 作为 16 位定时器/计数器，除此之外，功能与模式 0 完全相同。

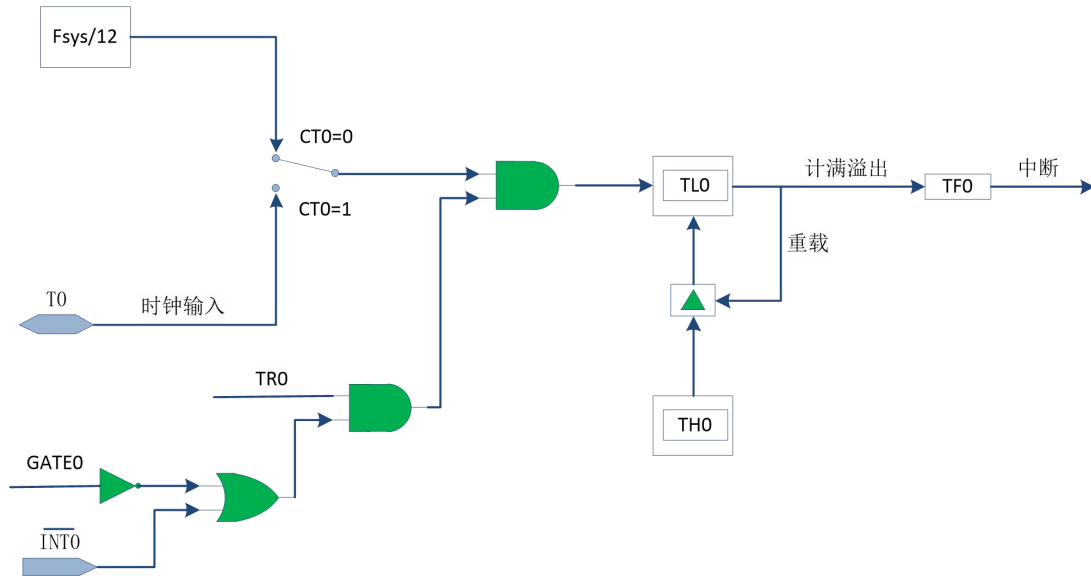
图 11.1.2-1 定时器 0 的模式 0 与 1



11.1.3 模式 2

在此模式中，定时器 0 作为 8 位自动重载定时器/计数器，只有 TL0 自动累加。当 TL0 计数溢出时，不但产生中断标志 TF0，而且从 TH0 中自动装载计数初始值到 TL0。其他设置方法和模式 0、1 相同。

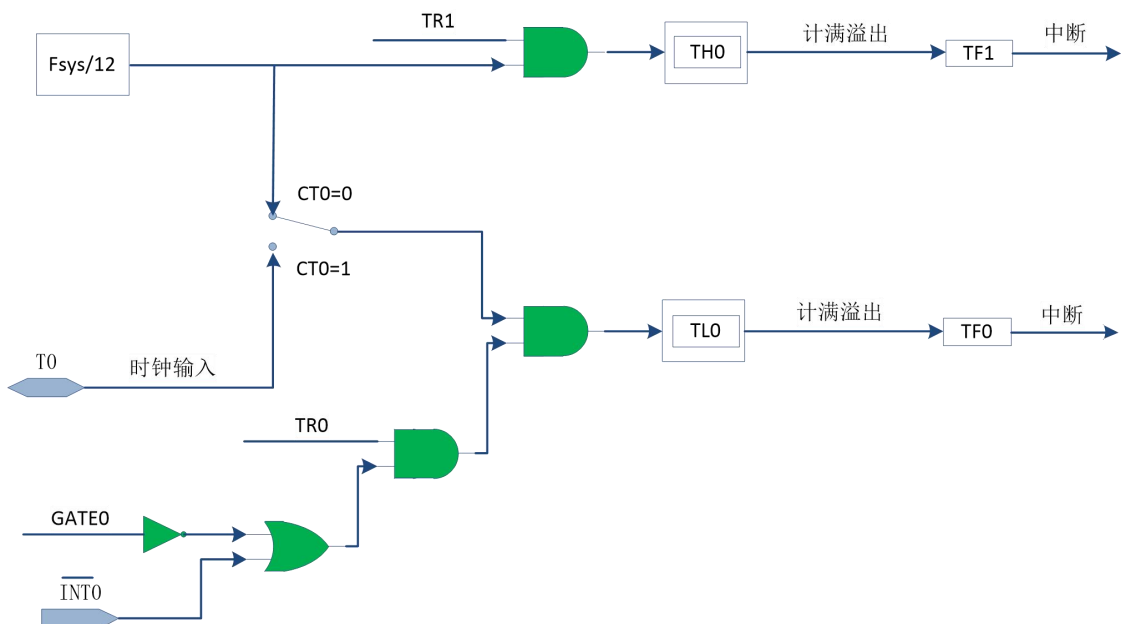
图 11.1.3-2 定时器 0 的模式 2



11.1.4 模式 3

在此模式中，TL0 和 TH0 作为两个独立的 8 位定时器/计数器。TL0 可以作为定时器或计数器，而 TH0 只能作为定时器。其中 TL0 占用定时器 0 的控制位 CT0、GATE0、TR0、TF0、INT0，而 TH0 占用定时器 1 的控制位 TR1、TF1。其他控制方法和模式 0、1 相同。当定时器 0 工作于模式 3 时，定时器 1 和 TH0 共用控制位 TR1，但定时器 1 由于 TF1 已被 TH0 占用，所以只能工作于不需要产生中断的场合，例如作为 UART0 的波特率产生器。

图 11.1.4-3 定时器 0 的模式 3



11.2 定时器 1

定时器或计数器功能通过 CT1 来选择，CT1=0 选择为定时器，CT1=1 选择为计数器。作为定时器时，时钟是系统时钟的 12 分频。作为计数器时，时钟是 T1 的输入时钟。由于检测 T1 输入边沿变化需要 2 个时钟周期，所以作为计数器时最大的输入波特率是内部系统时钟频率的 1/2。T1 输入信号在占空比上没有限制，然而为了完全识别 0 或 1 的状态，信号至少需要保持 1 个内部系统时钟周期时间。定时器 1 有 4 个工作模式，通过 T1M0 和 T1M1 来选择。

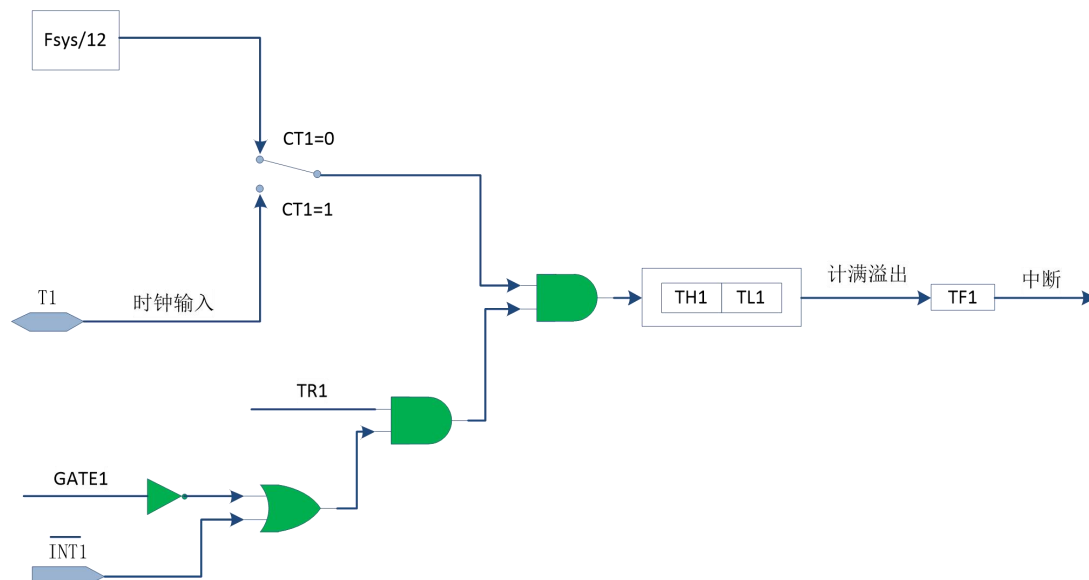
11.2.1 模式 0

在此模式下，定时器 1 作为 13 位定时器/计数器，TH1 存放 13 位定时器/计数器的高 8 位，TL1[4:0]存放低 5 位，而 TL1[7:5]是无效的，在读取时应被忽略。当定时器 1 溢出，中断标志位 TF1 会被置 1。中断响应后，TF1 位会自动清 0。当 GATE1=0 时，定时器/计数器由 TR1 位使能计数，当 GATE1=1 时，定时器/计数器由端口 INT1 控制使能，INT1 为高电平时计数，INT1 为低电平则停止计数。

11.2.2 模式 1

在此模式下，定时器 1 作为 16 位定时器/计数器，TH1 存放 16 位定时器/计数器的高 8 位，TL1 存放低 8 位。当定时器 1 溢出，中断标志位 TF1 会被置 1。中断被响应后，TF1 位会自动清 0。当 GATE1=0 时，定时器/计数器由 TR1 位使能计数，当 GATE1=1 时，定时器/计数器由端口 INT1 控制使能，INT1 为高电平时计数，INT1 为低电平则停止计数。

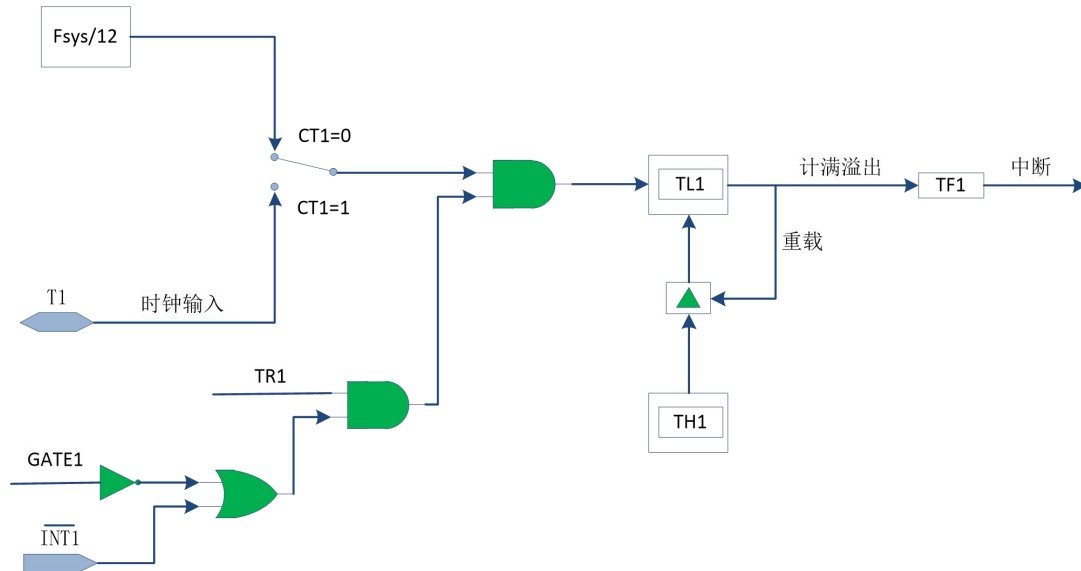
图 11.2.2-1 定时器 1 的模式 0 和 1



11.2.3 模式 2

在此模式中，定时器 1 作为 8 位自动重载定时器/计数器，只有 TL1 自动累加。当 TL1 计数溢出时，不但产生中断标志 TF1，而且从 TH1 中自动装载计数初始值到 TL1。其他设置方法和模式 0、1 相同。

图 11.2.3-2 定时器 1 的模式 2



11.2.4 模式 3

此模式下，TH1、TL1 会被锁住，等效于 TR1=0。

11.3 定时器 2

定时器 2 是一个 16 位（TH2、TL2）的定时器或计数器，其定时或计数功能通过 CT2 来选择，CT2=0 选择为定时功能，CT2=1 选择为计数功能。作为计数器时，其输入时钟为 T2 引脚。

定时器 2 有 4 种工作模式：重载模式、捕获模式、波特率产生器模式和时钟输出模式。

T2 引脚为定时器 2 的时钟输入输出引脚，在时钟输出模式，该引脚输出可编程时钟，而在其他模式，T2 为时钟输入引脚。T2EX 引脚为定时器 2 的门控信号，在使用 T2EX 边沿时，可通过 T2XPS 选择是上升沿还是下降沿。

定时器 2 的计数溢出标志为 TF2，T2EX 的边沿触发标志为 EXF2，而在波特率产生器模式和时钟输出模式，定时器不会产生任何标志。

11.3.1 重载模式

重载模式有两种工作方式：模式 0 和模式 1。

当 DCEN 为 0 时，设置 CPRL2 为 0 则进入重载模式 0，如图 7.4.3-1 所示。此时如果 EXEN2 也为 1，则 T2EX 边沿和计数溢出时将触发重载，否则只有计数溢出才能触发重载。

当 DCEN 为 1 时则进入重载模式 1，如图 7.4.3-2 所示。此时 T2EX 为低时定时器递减计数，T2EX 为高时定时器递增计数。EXF2 标志不再产生中断，而是作为计数器得第 17 位翻转。

图 11.3.1-1 定时器 2 的重载模式 0

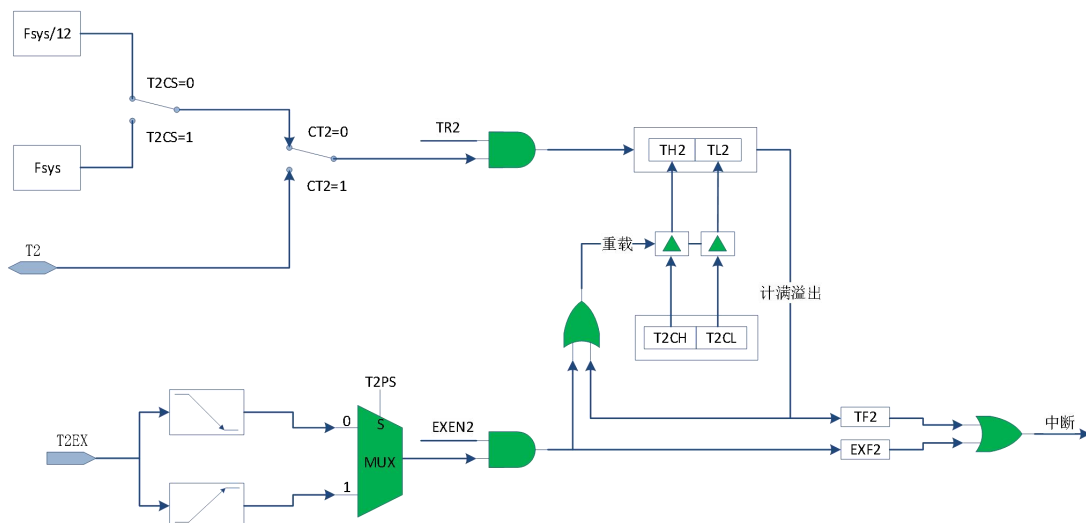
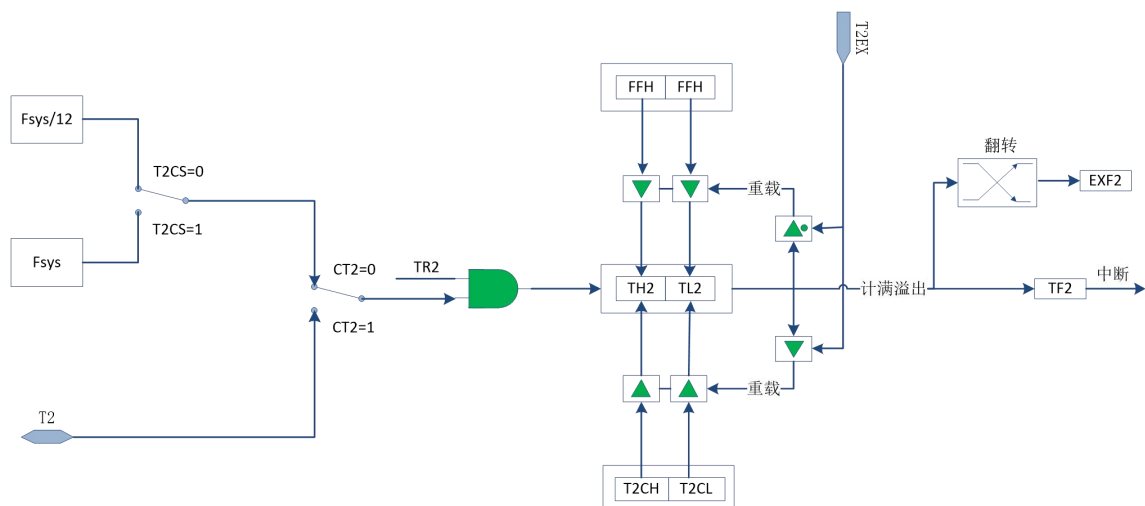


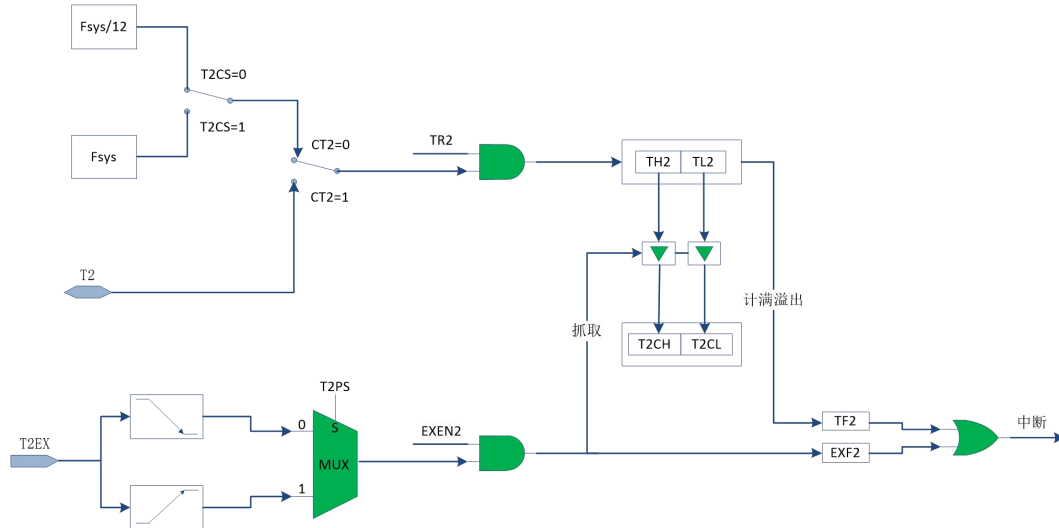
图 11.3.1-2 定时器 2 的重载模式 1



11.3.2 捕获模式

设置 CPRL2 为 1 则进入捕获模式。如果设置 T2CM 为 0，且 EXEN2 为 1，则由 T2PS 选择 T2EX 上沿或下沿触发捕获操作。如果设置 T2CM 为 1，则软件写入寄存器 T2CL 将触发一次捕获操作。

图 11.3.2-1 定时器 2 的捕获模式



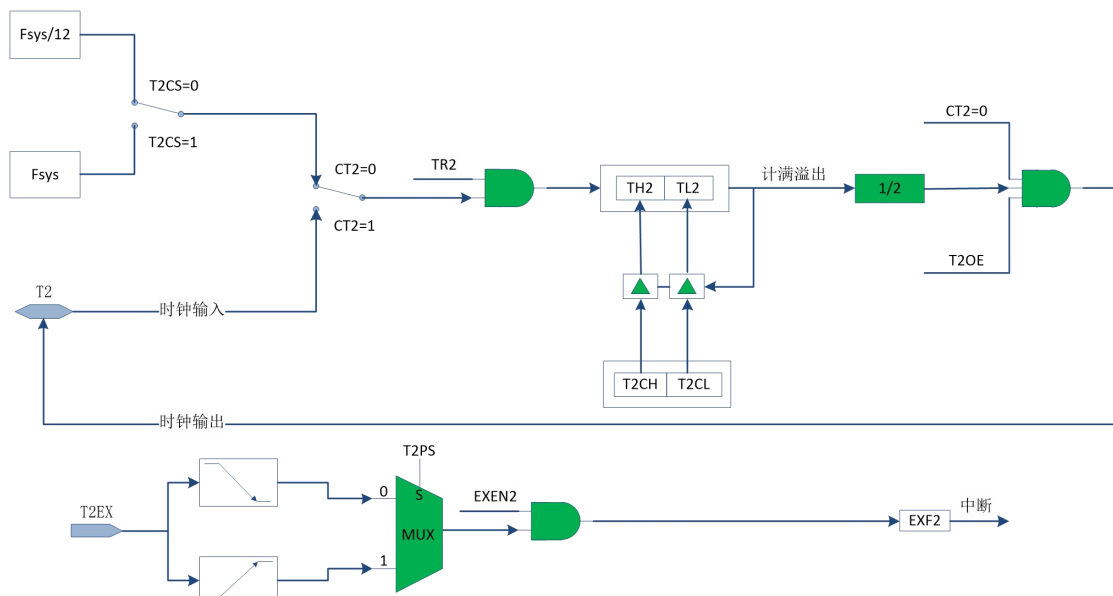
11.3.3 波特率产生器模式

设置 RCLK 或 TCLK 为 1 则进入波特率产生器模式，此时定时器自动进入计数溢出重载模式，相关波特率产生参考 [8.2 UART0](#) 章节。

11.3.4 时钟输出模式

设置 T2OE 为 1 则进入时钟输出模式，此时定时器自动进入计数溢出重载模式，T2 引脚输出频率为 2 倍溢出周期的时钟。此模式不能使用 T2 作为时钟输入。

图 11.3.4-1 定时器 2 的时钟输出模式



11.4 寄存器描述

表 11.4-1 定时器 0/1 控制寄存器 TCON

88H	7	6	5	4	3	2	1	0
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	TF1	定时器 0 模式 3 的 TH0 溢出/定时器 1 溢出标志位，中断响应后自动清 0.						
6	TR1	定时器 1 运行控制位，1 有效						
5	TF0	定时器 0 溢出标志位，中断响应后自动清 0.						
4	TR0	定时器 0 运行控制位，1 有效						
3	IE1	外部中断 1 使能位，1 有效						
2	IT1	外部中断 1 触发类型控制位 0: 外部中断 1 在输入管脚电平变化时触发 1: 外部中断 1 在输入管脚边沿变化时触发						
1	IE0	外部中断 0 使能位，1 有效						
0	IT0	外部中断 0 触发类型控制位 0: 外部中断 0 在输入管脚电平时触发 1: 外部中断 0 在输入管脚边沿时触发						

表 11.4-2 定时器 0/1 模式寄存器 TMOD

89H	7	6	5	4	3	2	1	0
TMOD	GATE1	CT1	T1M1	T1M0	GATE0	CT0	T0M1	T0M0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	GATE1	定时器 1 门控控制位，1 有效。有效时定时器 1 由 INT1 控制开关						
6	CT1	定时器 1 计数器/定时器选择位 0: 定时器，时钟为系统时钟 12 分频 1: 计数器，时钟为 T1 输入时钟						
5	T1M1	[T1M1,T1M0]为定时器 1 模式选择位 00: 模式 0，TL1 和 TH1 组成 13 位定时器/计数器 01: 模式 1，TL1 和 TH1 组成 16 位定时器/计数器						
4	T1M0	10: 模式 2，TL1 作为 8 位定时器/计数器，TH1 作为自动重载寄存器 11: 模式 3，此模式会锁住 TH1/TL1，等效于 TR1=0						
3	GATE0	定时器 0 门控控制位，1 有效。有效时定时器 0 由 INTO 控制开关						
2	CT0	定时器 0 计数器/定时器选择位 0: 定时器，时钟为系统时钟 12 分频 1: 计数器，时钟为 T0 输入时钟						

1	TOM1	[TOM1,TOM0]为定时器 0 模式选择位 00: 模式 0, TL0 和 TH0 组成 13 位定时器/计数器 01: 模式 1, TL0 和 TH0 组成 16 位定时器/计数器 10: 模式 2, TL0 作为 8 位定时器/计数器, TH0 作为自动重载寄存器 11: 模式 3, TL0 和 TH0 作为两个完全独立的 8 位定时器/计数器
0	TOM0	

表 11.4-3 定时器 0 计数寄存器 TL0

8AH	7	6	5	4	3	2	1	0
TL0	TL0							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	TL0	定时器 0 模式 0/1 计数值的低字节, 模式 2/3 计数值						

表 11.4-4 定时器 0 计数寄存器 TH0

8CH	7	6	5	4	3	2	1	0
TH0	TH0							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	TH0	定时器 0 模式 0/1 计数值的高字节, 模式 2 重载值, 模式 3 计数值						

表 11.4-5 定时器 1 计数寄存器 TL1

8BH	7	6	5	4	3	2	1	0
TL1	TL1							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	TL1	定时器 1 模式 0/1 计数值的低字节, 模式 2/3 计数值						

表 11.4-6 定时器 1 计数寄存器 TH1

8DH	7	6	5	4	3	2	1	0
TH1	TH1							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	TH1	定时器 1 模式 0/1 计数值的高字节, 模式 2 重载值, 模式 3 计数值						

表 11.4-7 定时器 2 控制寄存器 T2CON

C8H	7	6	5	4	3	2	1	0
-----	---	---	---	---	---	---	---	---

T2CON	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	CT2	CPRL2
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	TF2	定时器 2 溢出标志位。当 RCLK 或 TCLK 为 1，TF2 不会被置 1						
6	EXF2	T2EX 触发标志。在 EXEN2=1 时，T2EX 边沿将触发 EXF2 并产生中断。当 DCEN=1 时，EXF2 标志不产生中断，此时 EXF2 作为计数器得第 17 位。						
5	RCLK	UART0 在模式 1 和 3 时使用定时器 1/2 作为接收波特率时钟 0: 定时器 1 1: 定时器 2						
4	TCLK	UART0 在模式 1 和 3 时使用定时器 1/2 作为发送波特率时钟 0: 定时器 1 1: 定时器 2						
3	EXEN2	T2EX 使能信号，在定时器没有作为 UART0 波特率时钟时 T2EX 有效						
2	TR2	定时器 2 启动信号，1 有效						
1	CT2	定时功能或计数功能选择信号 0: 定时功能 1: 计数功能						
0	CPRL2	捕获或重载功能选择信号。当 RCLK 或 TCLK 为 1 时，定时器强制进入 Timer 2 重载模式 0: 重载功能 1: 捕获功能						

表 11.4-8 定时器 2 模式寄存器 T2MOD

C9H	7	6	5	4	3	2	1	0
T2MOD	T2IE	-	T2CS	T2CM	T2XPS	T2PS	T2OE	DCEN
R/W	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	-	0	0	0	0	0	0
位编号	位符号	说明						
7	T2IE	定时器 2 中断使能						
6	-	-						
5	T2CS	定时器 2 内部时钟选择 0: 1/12 系统时钟 1: 系统时钟						
4	T2CM	定时器 2 捕获模式选择 0: T2EX 触发捕获 1: 软件写 T2CL 捕获						
3	T2XPS	T2EX 有效边沿选择 0: 下降沿 1: 上升沿						
2	T2PS	T2I 边沿选择 0: 下降沿						

		1: 上升沿
1	T2OE	定时器 2 时钟输出模式使能
0	DCEN	重载模式 B 的使能位, 1 有效

表 11.4-9 定时器 2 存储寄存器 T2CL

CAH	7	6	5	4	3	2	1	0
T2CL	T2CL							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	T2CL	在重载模式, T2CL 是重载值的低字节 在比较模式, T2CL 是比较值的低字节 在捕获模式, T2CL 保存捕获值的低字节						

表 11.4-10 定时器 2 存储寄存器 T2CH

CBH	7	6	5	4	3	2	1	0
T2CH	T2CH							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	T2CH	在重载模式, T2CH 是重载值的高字节 在比较模式, T2CH 是比较值的高字节 在捕获模式, T2CH 保存捕获值的高字节						

表 11.4-11 定时器 2 计数寄存器 TL2

CCH	7	6	5	4	3	2	1	0
TL2	TL2							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	TL2	定时器 2 计数值的低字节						

表 11.4-12 定时器 2 计数寄存器 TH2

CDH	7	6	5	4	3	2	1	0
TH2	TH2							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	TH2	定时器 2 计数值的高字节						

12 通用 PWM (PWM0/1/2/3)

12.1 简介

PWM0/1 为 1 对包含 4 位的预分频和 12 位可调周期占空比、支持互补和死区控制的 PWM，而 PWM2/3 为 1 对包含 4 位的预分频和 8 位可调周期占空比、支持互补和死区控制的 PWM，它们都支持计数器和捕获功能，其时钟源可选。**PWM0/1 和 PWM2/3 除可调节位宽外其他功能完全相同。**

12.2 基本功能

PWMn/n+1 可独立输出，也可构成一对支持互补和死区的 PWM，其特点如下描述。

1. PWMn 和 PWMn+1 有相同源时钟，由 PWMnCKS 从系统时钟、LRC、HRC、LOSC 中选择其一，而后经过 4 位预分频即可得到 PWM 的计数时钟。
2. 当 PWMnSN 为 0 时，它们各自独立。输出极性分布由 PWMnTOG 和 PWMn+1TOG 控制，无死区时间。

周期= (PWMnDIV + 1)* Tpwm 时钟，其中 n=0/1

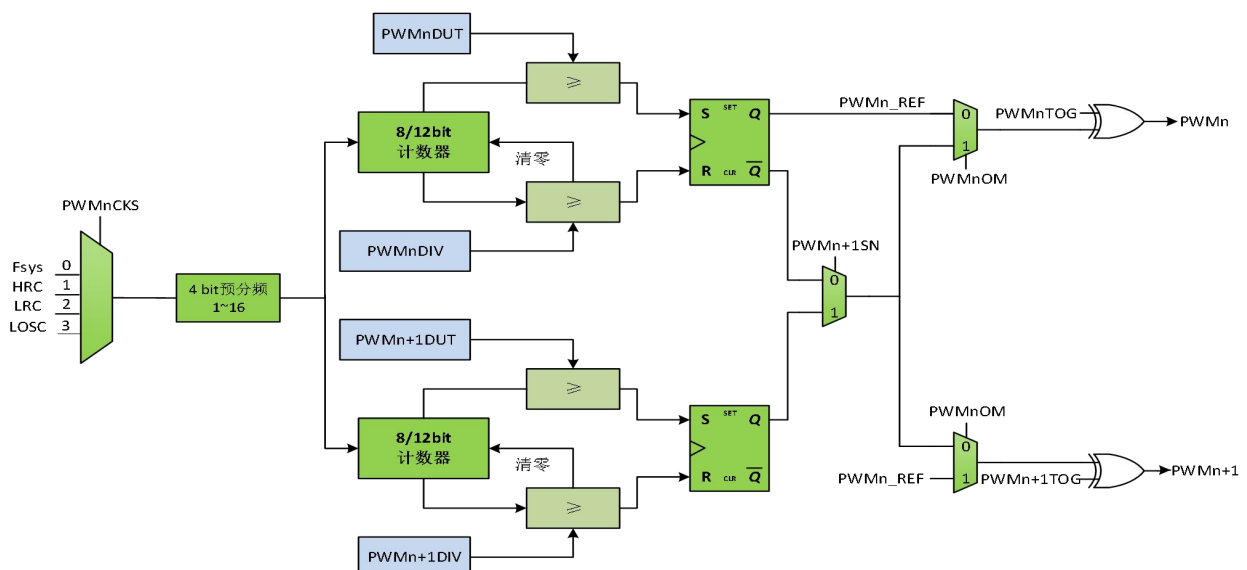
$$\text{占空比} = \frac{\text{PWMnDUT}}{\text{PWMnDIV} + 1}$$

3. 当 PWMnSN 为 1 时，PWMn 与 PWMn+1 组成互补 PWM 输出。PWMn 和 PWMn+1 是在原始参考波形 PWMn_REF 上，通过选择互补模式，配置极性，插入死区时间等操作生成的。互补模式由 PWMnOM 控制；极性分别由 PWMnTOG 和 PWMn+1TOG 控制；死区时间为 PWMnDTS+1 (PWMn+1DUTL 在互补输出时复用成 PWMnDTS)。

周期= (PWMnDIV + 1)* Tpwm 时钟

$$\text{占空比} = \frac{\text{PWMnDUT}}{\text{PWMnDIV} + 1}$$

图 11.2-1 PWM0/1 功能示意图



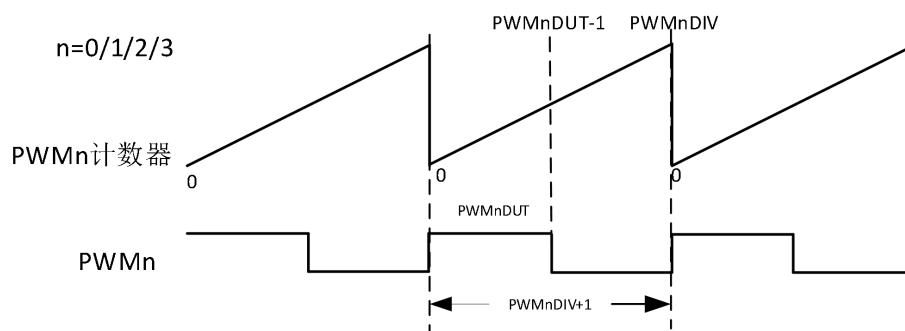
12.2.1 独立输出功能

若 $PWMnDIV=0$ 时, $PWMn$ 输出所选的 PWM 时钟源波形。

若 $PWMnDIV$ 不为 0, 而 $PWMnDUT=0$ 时, 如果对应的 $PWMnTOG$ 为 0 则输出低电平, 否则输出高电平。

当满足条件 $PWMnDIV > PWMnDUT > 0$, $PWMnTOG$ 为 0 时, $PWMn$ 波形如下图所示。

图 12.2.1-1 PWM 独立时的波形图

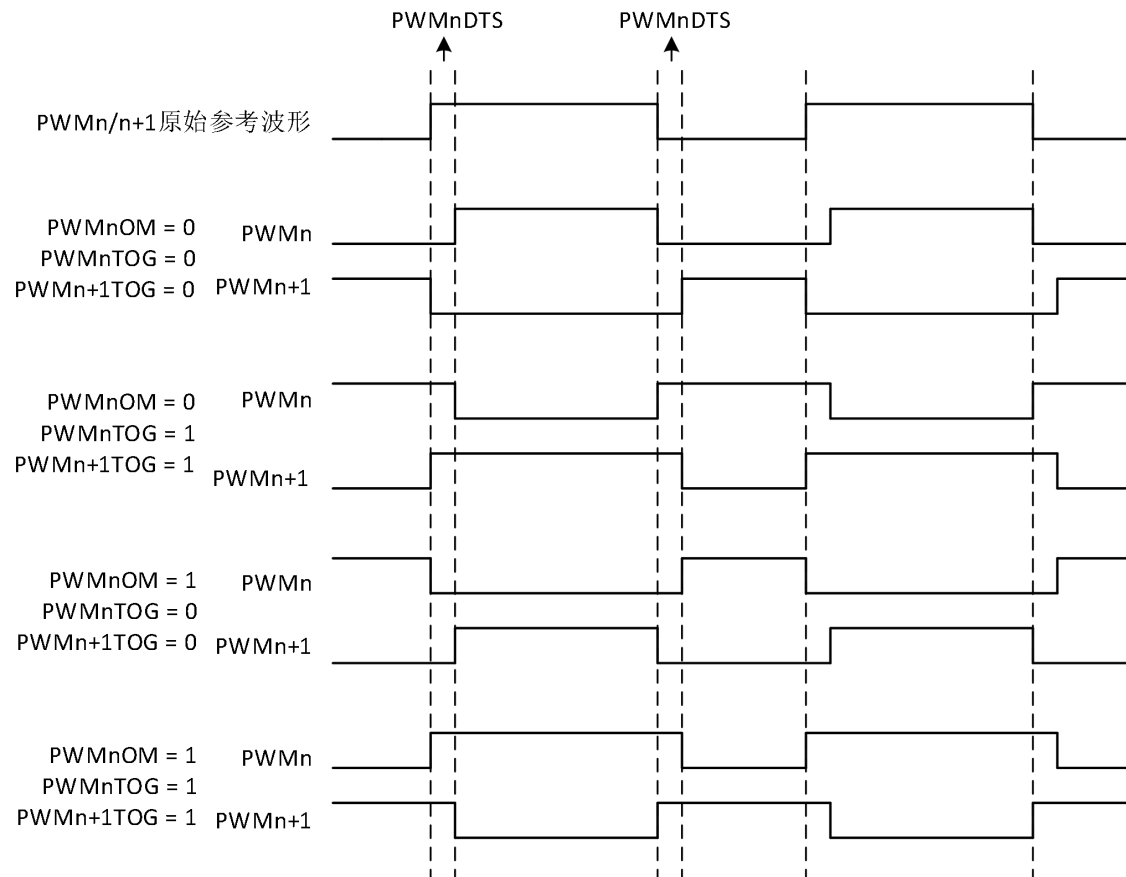


12.2.2 互补输出功能

$PWMn/n+1$ 原始参考波形图同上图;

在 $PWMnTOG$ 和 $PWMn+1TOG$ 不变的情况下, $PWMnOM$ 为 1 时, $PWMn$ 输出 $PWMnOM$ 为 0 时 $PWMn+1$ 的波形, $PWMn+1$ 输出 $PWMnOM$ 为 0 时 $PWMn$ 的波形。即 $PWMnOM$ 的作用相当于将 $PWMn$ 和 $PWMn+1$ 的波形互换。

图 12.2.2-1 插入死区时间的 PWM 互补波形配置示意图



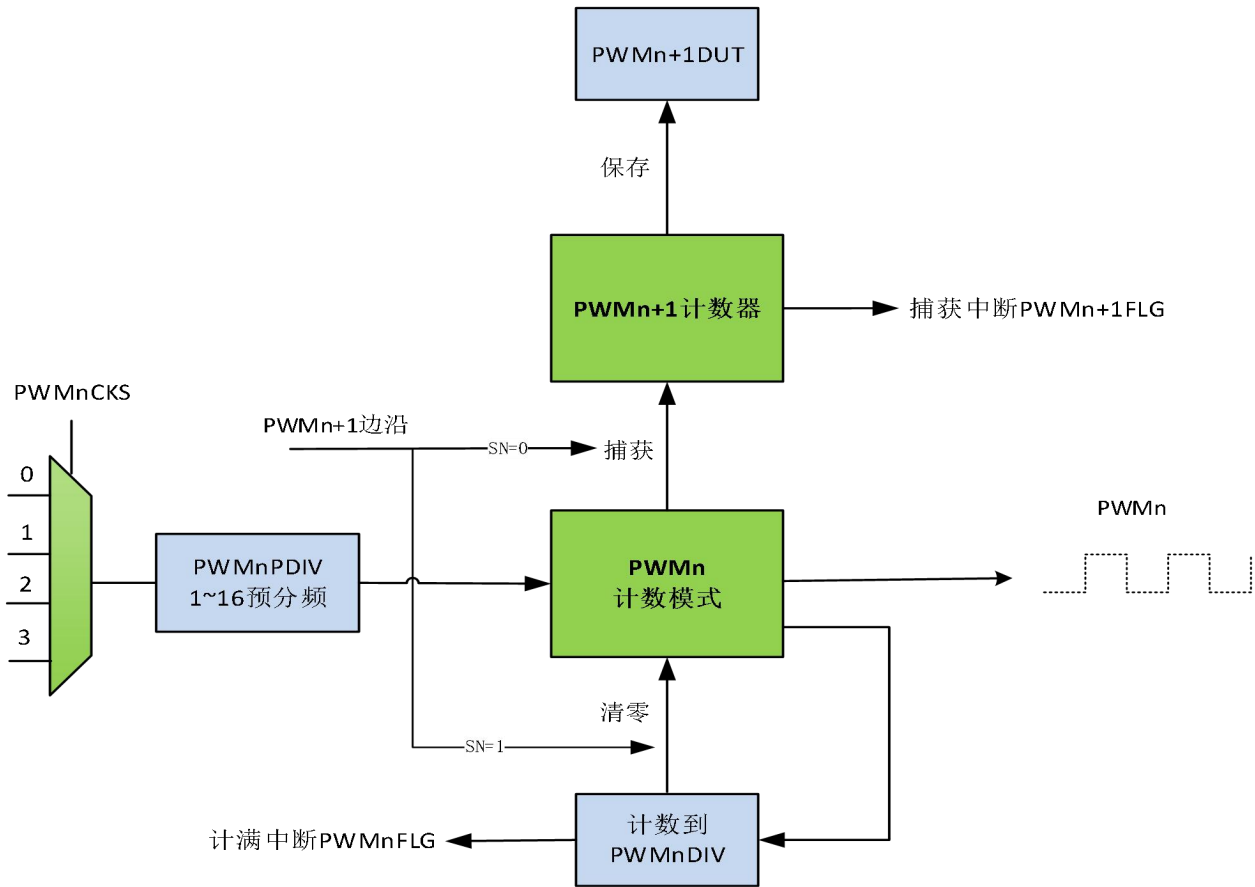
12.3 计数捕获功能

PWMn/n+1 支持捕获功能，此时 PWMn 和 PWMn+1 构成一组带捕获功能的计数器。

PWMn/n+1 在捕获模式时 PWMn 计数器用来计数，PWMn+1 计数器用来捕获，当 PWMn+1 有效边沿出现时，PWMn+1 计数器捕获 PWMn 计数器的值并保存到到 PWMn+1DUT 中，并产生 PWMn+1FLG 中断，表明进行了一次捕获操作。

PWM 捕获模式两种工作方式，通过寄存器 PWMnSN 进行选择。一种方式为 PWMn 正常计数输出波形，同时 PWMn+1 进行捕获，PWMn+1 的捕获不影响 PWMn 的计数，捕获到数值需要通过计算得到准确结果；另一种方式为 PWMn+1 捕获会复位 PWMn 的计数，此时 PWMn+1DUT 中保存的数值即为准确的捕获脉宽计数值。PWMn/n+1 捕获功能如下图所示。

图 12.3-1 PWMn/n+1 捕获功能示意图



12.4 PWM0/1/2/3 中断

PWM0/1/2/3 中断通过 PWMIE 的对应位使能。

当 PWM 为基本功能时，计数器计数到等于 PWMnDIV(n=0/1/2/3)时产生的计满中断标志。

当 PWM 为捕获功能时，计数器的 PWMnFLG 为计满中断标志，PWMn+1FLG 为捕获中断标志。

12.5 寄存器描述

表 12.5-1 PWM 控制使能寄存器 PWMEN

D8H	7	6	5	4	3	2	1	0
PWMEN	-	-	PWM5EN	PWM4EN	PWM3EN	PWM2EN	PWM1EN	PWM0EN
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	0	0	0	0	0	0
位编号	位符号	说明						
7-6	-	-						
5	PWM5EN	PWM5 使能控制位，1 有效						
4	PWM4EN	PWM4 使能控制位，1 有效						
3	PWM3EN	PWM3 使能控制位，1 有效						
2	PWM2EN	PWM2 使能控制位，1 有效						
1	PWM1EN	PWM1 使能控制位，1 有效						
0	PWM0EN	PWM0 使能控制位，1 有效						

表 12.5-2 PWM 中断使能寄存器 PWMIE

D9H	7	6	5	4	3	2	1	0
PWMIE	-	-	PWM5IE	PWM4IE	PWM3IE	PWM2IE	PWM1IE	PWM0IE
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	0	0	0	0	0	0
位编号	位符号	说明						
7-6	-	-						
5	PWM5IE	PWM5 中断使能控制位，1 有效						
4	PWM4IE	PWM4 中断使能控制位，1 有效						
3	PWM3IE	PWM3 中断使能控制位，1 有效						
2	PWM2IE	PWM2 中断使能控制位，1 有效						
1	PWM1IE	PWM1 中断使能控制位，1 有效						
0	PWM0IE	PWM0 中断使能控制位，1 有效						

表 12.5-3 PWM 标志寄存器 PWMFLG

DAH	7	6	5	4	3	2	1	0
PWMFLG	-	-	PWM5FLG	PWM4FLG	PWM3FLG	PWM2FLG	PWM1FLG	PWM0FLG
R/W	-	-	WOC/R	WOC/R	WOC/R	WOC/R	WOC/R	WOC/R
初始值	-	-	0	0	0	0	0	0
位编号	位符号	说明						
7-6	-	-						
5	PWM5FLG	PWM5 计满中断标志位，1 有效，写 0 清						

		在 PWM 功能时，为 PWM4 计数器计满标志 在 PWM 灯带功能时，为一组数据填充完成中断标志
4	PWM4FLG	PWM4 中断标志位，1 有效，写 0 清 在 PWM 功能时，为 PWM4 计数器计满标志 在 PWM 灯带功能时，为一组数据填充完成中断标志
3	PWM3FLG	PWM3 计满中断标志位，1 有效，写 0 清
2	PWM2FLG	PWM2 计满中断标志位，1 有效，写 0 清
1	PWM1FLG	PWM1 计满中断标志位，1 有效，写 0 清
0	PWM0FLG	PWM0 计满中断标志位，1 有效，写 0 清

表 12.5-4 PWM 预分频寄存器 PWMnPDIV

	7	6	5	4	3	2	1	0
PWMnPDIV	-	-	-	-	PWMnPDIV			
R/W	-	-	-	-	R/W			
初始值	-	-	-	-	0	0	0	0
其中 n=0/2 寄存器 PWM0PDIV 地址：BAH 寄存器 PWM2PDIV 地址：D2H								
位编号	位符号	说明						
7-4	-	-						
3-0	PWMnPDIV	PWM 预分频 0000: 不分频 0001: 2 分频 0010: 3 分频 ... 1111: 16 分频						

表 12.5-5 PWM 配置寄存器 PWMnCFG

BBH	7	6	5	4	3	2	1	0
PWMnCFG	PWMnMOD		PWMn+1TOG	PWMnTOG	PWMnOM	PWMnSN	PWMnCKS	
R/W	R/W		R/W	R/W	R/W	R/W	R/W	
初始值	0	0	0	0	0	0	0	0
其中 n=0/2 寄存器 PWM0CFG 地址：BBH 寄存器 PWM2CFG 地址：D3H								
位编号	位符号	说明						
7-6	PWMnMOD	PWM 模式选择 00: 计数器模式 01: 正沿捕获模式 10: 负沿捕获模式 11: 双沿捕获模式						
5	PWMn+1TOG	PWMn+1 输出极性选择，为 1 时输出取反						
4	PWMnTOG	PWMn 输出极性选择，为 1 时输出取反						
3	PWMnSN	PWM 独立输出使能						

		0: PWMn 和 PWMn+1 独立输出 1: PWMn 和 PWMn+1 组成互补 PWM 输出
2	PWMnOM	PWM 交换输出选择 0: PWMn 与 PWMn+1 波形不互换 1: PWMn 与 PWMn+1 波形互换
1-0	PWMnCKS	PWM 时钟选择 00: 系统时钟 01: HRC 内部高速时钟 10: LRC 内部低速时钟 11: 外部 LOSC 时钟

表 12.5-6 PWM 占空比寄存器 PWMnDUT 或 PWMn-1DTS

	7	6	5	4	3	2	1	0
PWMnDUTL	PWMnDUT[7:0]/PWM(n-1)DTS[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
	7	6	5	4	3	2	1	0
PWMnDUTH	-	-	-	-	PWMnDUT[11:8]			
R/W	-	-	-	-	R/W			
初始值	-	-	-	-	0	0	0	0

其中 n=0/1/2/3
寄存器 PWM0DUTL 地址: BCH
寄存器 PWM0DUTH 地址: BDH
寄存器 PWM1DUTL/PWM0DTS 地址: C4H
寄存器 PWM1DUTH 地址: C5H
寄存器 PWM2DUT 地址: D4H
寄存器 PWM3DUT/PWM2DTS 地址: DCH

位编号	位符号	说明
7-0	PWMnDUTL/ PWM(n-1)DTS	PWM 占空比计数寄存器的低 8 位, PWM 占空比为 PWMnDUT/(PWMnDIV+1) 若 PWMnSN=1, 则该八位寄存器为 PWMn-1DTS[7:0], 用于死区时间控制
3-0	PWMnDUTH	PWM 占空比计数寄存器的高 8 位, PWM 占空比为 PWMnDUT/(PWMnDIV+1)

表 12.5-7 PWM 分频寄存器 PWMnDIV

	7	6	5	4	3	2	1	0
PWMnDIVL	PWMnDIV[7:0]							
R/W	R/W							
初始值	1	1	1	1	1	1	1	1
	7	6	5	4	3	2	1	0
PWMnDIVH	-	-	-	-	PWMnDIV[11:8]			
R/W	-	-	-	-	R/W			
初始值	-	-	-	-	1	1	1	1

其中 n=0/1/2/3
寄存器 PWM0DIVL 地址: BEH
寄存器 PWM0DIVH 地址: BFH

寄存器 PWM1DIVL 地址: C6H		
寄存器 PWM1DIVH 地址: C7H		
寄存器 PWM2DIV 地址: D6H		
寄存器 PWM3DIV 地址: DEH		
位编号	位符号	说明
7-0	PWMnDIVL	PWM 周期计数寄存器的低 8 位, PWM 周期为 PWMDIV+1
3-0	PWMnDIVH	PWM 周期计数寄存器的高 4 位, PWM 周期为 PWMDIV+1

13 灯带 PWM (PWM4/5)

13.1 简介

PWM4/5 支持基本的独立输出功能的 12 位 PWM，还支持 2 路灯带驱动功能，每路灯带支持 8 位的数据输出 buffer，并支持位输出控制。

13.2 基本功能

PWM4/5 时钟固定为系统时钟，支持独立输出。输出极性分布由 PWM4TOG 和 PWM5TOG 控制，无死区时间。
周期 = $(PWMnDIV + 1) * T_{sys}$ 时钟，其中 $n=4/5$

$$\text{占空比} = \frac{PWMnDUT}{PWMnDIV + 1}$$

13.3 灯带功能

PWM4/5 灯带功能使用方法如下：

- ① 首先设置好 PWM4/5 的驱动 LED 数据位 0/1。

LED 输出数据 0: PWM 输出占空比为 $\frac{PWMnDUT}{PWMnDIV + 1}$

LED 输出数据 1:

寄存器 LEDTS=0 时 PWM 输出占空比为 $\frac{PWMnDIV - PWMnDUT}{PWMnDIV + 1}$

寄存器 LEDTS=1 时 PWM 输出占空比为 $\frac{2 * PWMnDUT}{PWMnDIV + 1}$

寄存器 LEDTS=2 时 PWM 输出占空比为 $\frac{3 * PWMnDUT}{PWMnDIV + 1}$

寄存器 LEDTS=3 时 PWM 输出占空比为 $\frac{4 * PWMnDUT}{PWMnDIV + 1}$

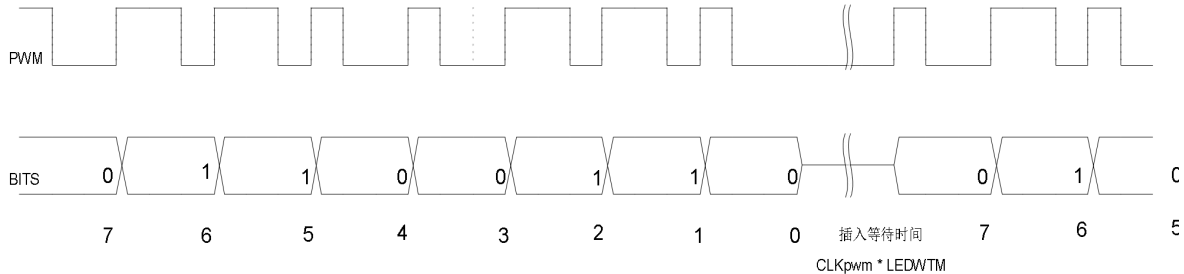
- ② 设置寄存器位 PWM4LEN/PWM5LEN 为 1 开启灯带功能。
- ③ 往 LED0BIT/LED1BIT 中写入有效位数，当 LEDBIT 表明的有效位数少于 8 时，对应的低位不输出有效值“0/1”，而是持续输出低电平
- ④ 往 LEDAT0 和 LEDAT1 中写入数据，写入时即触发 LED 发送功能。
- ⑤ 当灯带输出模块取走 LEDAT0/LEDAT1 中数据时，产生 PWM4IF/PWM5IF 中断，此时软件如果需要填下一组数据，则返回到步骤③，否则 LED 数据可能不是连续输出，会导致持续输出低电平，最终可能会导致灯带复位。

如图 13.3-1 所示，为 1 组数据为 1 个字节时的灯带示意图。

图 13.3-1 LED 数据位 0/1 示意图



图 13.2-2 单字节 LED 灯带输出波形示意图



13.4 PWM4/5 中断

PWM4/5 在用于 PWM 功能时与 PWM0/1/2/3 独立输出功能一样，用于灯带功能时 PWM 中断表明需要发送缓存为空，需要填新数据了。

13.5 寄存器描述

表 13.5-1 PWM4 配置寄存器 PWM4CFG

E3H	7	6	5	4	3	2	1	0
PWM4CFG	PWM5LEN	PWM4LEN	PWM5TOG	PWM4TOG	-	-	LEDTS	
R/W	R/W	R/W	R/W	R/W	-	-	R/W	
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	PWM5LEN	PWM5 模式选择 0: PWM 模式 1: 灯带模式						
6	PWM4LEN	PWM4 模式选择 0: PWM 模式 1: 灯带模式						
5	PWM5TOG	PWM 输出极性选择，为 1 时输出取反						
4	PWM4TOG	PWM 输出极性选择，为 1 时输出取反						
3-2	-	-						
1-0	LEDTS	LED 显示 1 时间设置 00: PWM 输出占空比为 $\frac{PWMnDIV - PWMnDUT}{PWMnDIV + 1}$ 01: PWM 输出占空比为 $\frac{2 * PWMnDUT}{PWMnDIV + 1}$						

		10: PWM 输出占空比为 $\frac{3 * PWMnDUT}{PWMnDIV + 1}$ 11: PWM 输出占空比为 $\frac{4 * PWMnDUT}{PWMnDIV + 1}$
--	--	---

表 13.5-2 PWM 占空比寄存器 PWMnDUT

	7	6	5	4	3	2	1	0
PWMnDUTL	PWMnDUT[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
	7	6	5	4	3	2	1	0
PWMnDUTH	-	-	-	-	PWMnDUT[11:8]			
R/W	-	-	-	-	R/W			
初始值	-	-	-	-	0	0	0	0
其中 n=4/5 寄存器 PWM4DUTL 地址: E4H 寄存器 PWM4DUTH 地址: E5H 寄存器 PWM5DUTL 地址: ECH 寄存器 PWM5DUTH 地址: EDH								
位编号	位符号	说明						
7-0	PWMnDUTL	PWM 占空比计数寄存器的低 8 位, PWM 占空比为 PWMnDUT/(PWMnDIV+1)						
3-0	PWMnDUTH	PWM 占空比计数寄存器的高 8 位, PWM 占空比为 PWMnDUT/(PWMnDIV+1)						

表 13.5-3 PWM 分频寄存器 PWMnDIV

	7	6	5	4	3	2	1	0
PWMnDIVL	PWMnDIV[7:0]							
R/W	R/W							
初始值	1	1	1	1	1	1	1	1
	7	6	5	4	3	2	1	0
PWMnDIVH	-	-	-	-	PWMnDIV[11:8]			
R/W	-	-	-	-	R/W			
初始值	-	-	-	-	1	1	1	1
其中 n=4/5 寄存器 PWM4DIVL 地址: E6H 寄存器 PWM4DIVH 地址: E7H 寄存器 PWM5DIVL 地址: EEH 寄存器 PWM5DIVH 地址: EFH								
位编号	位符号	说明						
7-0	PWMnDIVL	PWM 周期计数寄存器的低 8 位, PWM 周期为 PWMnDIV+1						
3-0	PWMnDIVH	PWM 周期计数寄存器的高 4 位, PWM 周期为 PWMnDIV+1						

表 13.5-4 LED 位控制寄存器 LEDBTC

F9H	7	6	5	4	3	2	1	0
LEDBTC	-	LED1BTS			-	LED0BTS		

R/W	-	R/W			-	R/W		
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	-	-						
6-4	LED1BTS	当前填入 LEDAT1 数据有效位数 000: 1 位 001: 2 位 ... 111: 8 位						
3	-	-						
2-0	LEDOBTS	当前填入 LEDAT0 数据有效位数 000: 1 位 001: 2 位 ... 111: 8 位						

表 13.5-5 LED 数据寄存器 LEDATn

	7	6	5	4	3	2	1	0
LEDATn	LEDATn							
R/W	W/R							
初始值	0	0	0	0	0	0	0	0
其中 n=0/1 寄存器 LEDAT0 地址: FAH 寄存器 LEDAT1 地址: FBH								
位编号	位符号	说明						
7-0	LEDAT0	PWM4 对应的 LED 输出数据						
7-0	LEDAT1	PWM5 对应的 LED 输出数据						

14 通用串行接口 (UART)

14.1 简介

芯片有 1 个 UART 接口 UART1，其主要特点如下

- 完全兼容标准 8051，支持多机通信
- UART1 固定分频可以配置，支持设置任意波特率
- UART1 支持出厂配置任选引脚输出，也可软件修改任意脚输出

14.2 工作模式

UART1 是全双工异步串行数据收发器，有一字节的接收缓存，有两种不同的工作模式，如下表所示。

表 14.2-1 UART1 工作模式

SM1	模式	描述	波特率
0	0	9 位异步模式	$F_{sys}/((S1DE ? S1DIV : 32) \times (1024 - S1REL))$
1	1	8 位异步模式	$F_{sys}/((S1DE ? S1DIV : 32) \times (1024 - S1REL))$

备注：

1. Fsys 即为系统时钟。
2. 与标准 UART1 相对比，波特率的固定分频可由 S1DIV 值决定。

寄存器 S1TPS 和 S1RPS 为 UART1 的引脚选择寄存器，用户可以选择任意引脚作为 UART1 的通讯引脚，该寄存器上电时可从 NVR4 自动加载配置，见[表 10.3.1-1](#)。

14.2.1 模式 0

在模式 0，UART1 可异步同时收发 9 位数据。写数据到寄存器 S1BUF 会启动 UART1 数据发送。第一个传送的位是开始位（0），然后是 9 位数据（低位先发），第 9 位数据是寄存器 S1CON 的 TB81 位，最后传送的是停止位（1）。在接收状态，UART1 通过检测引脚 UART1_RX 的下降沿来同步。传送过程完成后，低 8 位数据存放在寄存器 S1BUF，第 9 位数据存放在 RB81 位。

图 14.2.1-1 UART1 模式 0 发送数据波形

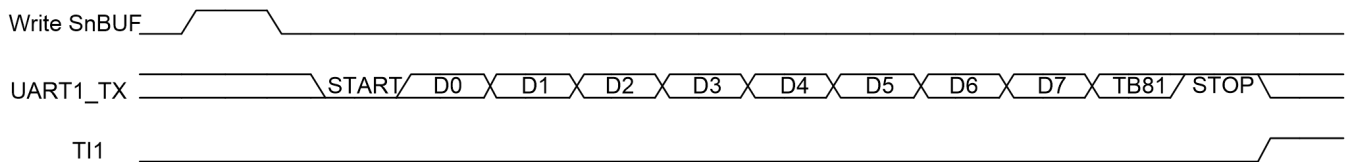
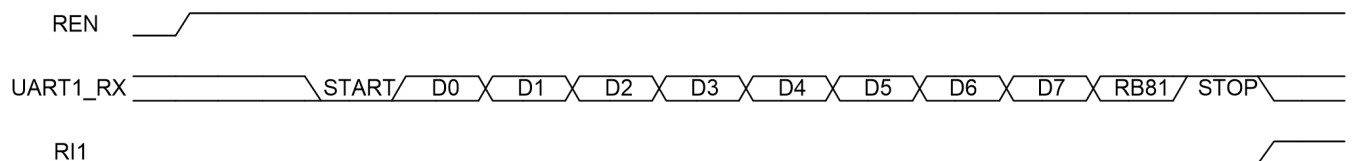


图 14.2.1-2 UART1 模式 0 接收数据波形



14.2.2 模式 1

模式 1 和模式 0 不同的是，模式 1 是 8 位数据传输，停止位存放的是有效停止位。其他功能和模式 0 一致。

图 14.2.2-1 UART1 模式 1 发送数据波形

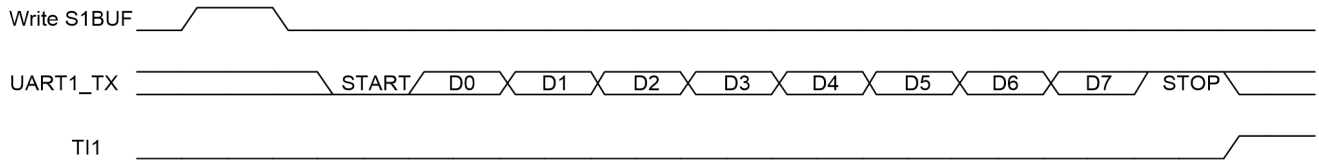
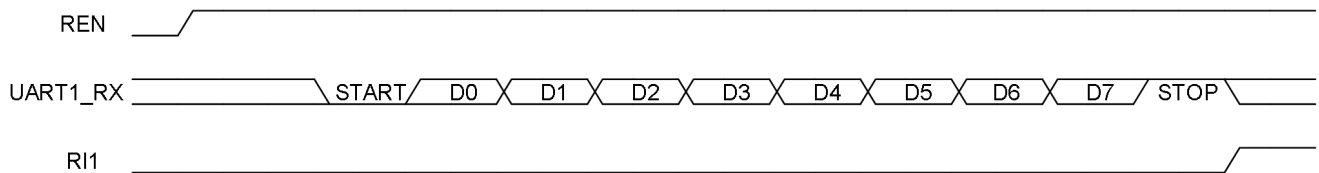


图 14.2.2-2 UART1 模式 1 接收数据波形



14.3 多机通信

在 UART1 模式 0 中有一个专门适用于多机通信的机制。当寄存器 S1CON 的 SM21 位置 1，只有接收到第 9 位数据为 1（RB81=1）的从机才会产生接收中断，利用这个功能可进行多机通信，从机将它们 SM21 位都置为 1，主机传送从机的地址时将第 9 位数据设为 1，这样所有的从机都会产生接收中断；从机的软件用它们自己的地址和接收的地址进行比较，如果一致，被寻址的从机设置 SM21=0，然后主机继续传送后面的数据时设置第 9 位为 0，而其他的从机 SM21 仍然设为 1，这样就只有被寻址的从机才会产生接收中断。

14.4 任意波特率分频设置

在标准 8051 中，UART1 的波特率固定为计数器溢出率的 32 分频，在配置比较高的波特率时有较大误差，因此本芯片中增加了寄存器 S1DIV 来配置这个固定分频，从而得到较准确的波特率配置。

例如：UART1 的波特率固定为定时器溢出率的 32 分频，如果要配置波特率为 115200，且系统时钟为 16MHz，则计算公式为： $16000000 \div 32 \div 115200 \approx 4.34$ ，由于定时器只能取整数，所以取 4（即每 4 个系统时钟周期定时器溢出一次），误差率约为 8.5%，这么大的误差率会导致通信不正常。由于系统时钟是固定的，要达到更准确的波特率，只能利用 S1DIV 修改分频系数来实现。如果设置定时器 5 个时钟周期溢出，那么： $16000000 \div 115200 \div 5 = 27.778$ 。取分频数 S1DIV 为 28，那么波特率为 114285，和 115200 相比，误差率约为 0.8%，一般情况下不会影响 UART1 通信。另外，更小的分频数也可以实现更高的波特率配置，从而可以实现一些非标准波特率通讯。

14.5 寄存器描述

表 14.5-1 UART1 控制寄存器 S1CON

9BH	7	6	5	4	3	2	1	0
S1CON	SM1	-	SM21	REN1	TB81	RB81	TI1	TI1
R/W	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	-	0	0	0	0	0	0

位编号	位符号	说明
7	SM11	工作模式选择, 见 表 14.2-1 UART1 工作模式
6	-	-
5	SM21	多机通信使能位, 1 有效
4	REN1	串行接收使能位, 1 有效
3	TB81	发送的第 9 位数据
2	RB81	接收的第 9 位数据
1	TI1	发送中断标志, 1 有效, 写 0 清除
0	RI1	接收中断标志, 1 有效, 写 0 清除

表 14.5-2 UART1 TX 引脚选择寄存器 S1TPS

A6H	7	6	5	4	3	2	1	0
S1TPS	-	-	-	S1TPS[4:0]				
R/W	-	-	-	R/W				
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-5	-	-						
4-0	S1TPS	UART1 的 TX 引脚选择 00000: P00 00001: P01 00010: P02 00011: P03 00100: P04 00101: P05 00110: P06 00111: P07 01000: P10 01001: P11 01010: P12 01011: P13 01100: P14 01101: P15 01110: P16 01111: P17 10000: P20 10001: P21						

表 14.5-3 UART1 RX 引脚选择寄存器 S1RPS

A7H	7	6	5	4	3	2	1	0
S1RPS	-	-	-	S1RPS[4:0]				
R/W	-	-	-	R/W				
初始值	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-5	-	-
4-0	S1RPS	UART1 的 RX 引脚选择 00000: P00 00001: P01 00010: P02 00011: P03 00100: P04 00101: P05 00110: P06 00111: P07 01000: P10 01001: P11 01010: P12 01011: P13 01100: P14 01101: P15 01110: P16 01111: P17 10000: P20 10001: P21

表 14.5-4 UART1 配置寄存器 S1CFG

9CH	7	6	5	4	3	2	1	0
S1CFG	TIE1	RIE1	S1DE	S1DIV[4:0]				
R/W	R/W	R/W	R/W	R/W				
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	TIE1	UART1 发送中断使能						
6	RIE1	UART1 接收中断使能						
5	S1DE	定时器分频配置使能控制位 0: UART1 波特率包含 32 固定分频 1: UART1 波特率的固定分频由 S1DIV 来配置						
4-0	S1DIV	定时器固定分频配置寄存器 发送时, 须满足 $S1DIV \geq 1$; 接收时, $S1DIV \geq 8$;						

表 14.5-5 UART1 数据读写寄存器 S1BUF

9DH	7	6	5	4	3	2	1	0
S1BUF	S1BUF[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						

7-0	S1BUF	发送接收缓冲器。写 S1BUF 将启动发送所写的的数据，读 S1BUF 将读取已经接收的数据。
-----	-------	---

表 14.5-6 UART1 波特率配置寄存器 S1RELL 和 S1RELH

9EH	7	6	5	4	3	2	1	0
S1RELL	S1REL[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
9FH	7	6	5	4	3	2	1	0
S1RELH	-	-	-	-	-	-	S1REL[9:8]	
R/W	-	-	-	-	-	-	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
9-0	S1REL	波特率配置寄存器						

15 I²C 从机接口 (I2C)

15.1 简介

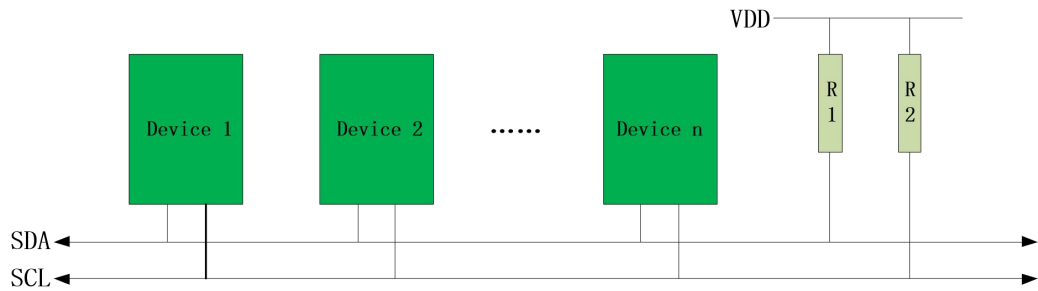
I2C 接口支持芯片与外围 I2C 器件以标准 I2C 协议进行串行数据传输，其主要特点如下

- 支持广播地址 (0x00) 或任意 7 位从机地址
- 支持标准/快速/高速模式，速度分别达到 100K / 400K / 2M bits/s
- 对系统时钟没有要求，在任何系统时钟 I2C 接口都可正常通讯

15.2 I2C 总线互联

如下图所示，I2C 总线用 2 根线在设备间传输数据，分别为 SCL（串行时钟线）和 SDA（串行数据线）。连接 SDA 和 SCL 的 IO 端口都是开漏结构，所以总线上必须有上拉电阻。如果 I2C 接口速度只需要工作在标准/快速模式下，则可使能内部强上拉电阻（10 K Ω ）或外挂 10 K Ω 的电阻；如果 I2C 接口需要工作在高速模式，则必须外挂 100 Ω 左右的电阻。

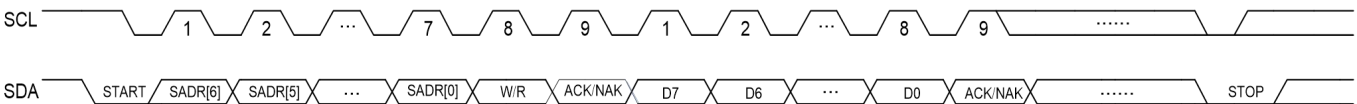
图 15.2-1 I2C 总线互连图



15.3 I2C 通信原理

标准的 I2C 通信由四部分组成：START 信号、从机地址传输、数据传输和 STOP 信号，数据传输是以 START 信号开始，以 STOP 信号结束。如下图所示，I2C 主机发送 START 信号开启 I2C 通信，然后主机发送从机地址寻址从机，接收到从机 ACK 信号后，开始发送或接收数据，在全部数据传送结束后，由主机发送 STOP 信号，结束通信。

图 15.3-1 I2C 通信时序图



备注：

- START：如波形所示，SCL 为高时 SDA 由高变低
- STOP：如波形所示，SCL 为高时 SDA 由低变高
- SADR：I2C 的从机地址
- W/R：该位为 0 时为主机写数据传输，该位为 1 时为主机读数据传输
- ACK：SCL 为高时 SDA 为低
- NAK：SCL 为高时 SDA 为高

15.4 I2C 工作模式

默认情况下，I2C 处于等待模式。当 I2C 接收到 START 信号，则 I2C 从等待模式切换到从机模式。作为从机，I2C 默认识别广播地址(0x00)和任意从机地址（设置 AD2E 为 1）。如果地址正确则 I2C 回应 ACK，并通过地址字节的第 8 位判断数据传输的方向，否则回应 NAK，回到等待模式。在从机地址和数据传输过程中，如果接收到 STOP 信号、收到 NAK 回应、出现仲裁丢失或出现总线错误，I2C 将回到等待模式并产生中断。

设置 BSHE 为 1，开启总线暂停功能，此时 I2C 在地址和数据传输时，如果来不及回应会拉低 SCL，从而暂停总线传输直到软件清除相应标志位(IF_RXADR/IF_RXDAT/IF_TXDAT)。设置 BSHE 为 0，关闭总线暂停功能，此时软件必须及时清除对应标志位(IF_RXADR/IF_RXDAT/IF_TXDAT)，否则 I2C 从机会回应 NAK，导致传输出错。

15.5 寄存器描述

表 15.5-1 I2C 控制寄存器 I2CCON

A1H	7	6	5	4	3	2	1	0
I2CCON	I2CE	I2CIE	AD2E	BSHE	ICKS	FLTS		
R/W	R/W	R/W	R/W	R/W	R/W	R/W		
初始值	1	0	0	0	0	0	0	0
位编号	位符号	说明						
7	I2CE	I2C 模块使能位，1 有效						
6	I2CIE	I2C 中断使能位，1 有效						
5	AD2E	默认识别广播地址(0x00)，识别任意 7 位地址 0: 识别广播地址 1: 识别广播地址和任意 7 位地址						
4	BSHE	从机暂停总线功能使能位。设置 BSHE 为 1 开启拉低 SCL 暂停总线功能，I2C 在如下情况下暂停总线。 ① 作为从机接收到地址数据且为主机读从机操作时，如果没有清除 IF_RXADR 标表明从机没有准备好要输出的数据，从而暂停总线 ② 接收到数据后，如果没有清除 IF_RXDAT 标志，表明 I2C 接口忙暂停总线						
3	ICKS	I2C 时钟选择 0: 选择 HRC 时钟（27MHz） 1: 选择 HRC/2 时钟（12MHZ）						
2-0	FLTS	I2C 从机滤波周期选择 滤波周期= (2 * FLTS)个 I2C 时钟周期						

表 15.5-2 I2C 数据寄存器 I2CDAT

A2H	7	6	5	4	3	2	1	0
I2CDAT	I2CDAT							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	I2CDAT	I2C 数据寄存器。读操作会读到接收到的 I2C 数据，写操作 I2C 会发送该数据到总线。						

表 15.5-3 I2C 状态标志寄存器 I2CFLG

A3H	7	6	5	4	3	2	1	0
I2CFLG	BUSIDLE	RXNAK	-	-	IF_RXSTP	IF_TXDAT	IF_RXDAT	IF_RXADR
R/W	R	R	-	-	R/WOC	R/WOC	R/WOC	R/WOC
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	BUSIDLE	总线状态标志 0: 总线繁忙 1: 总线空闲						
6	RXNAK	总线接收响应标志 0: 总线接收到 ACK 1: 总线接收到 NAK						
5-4	-	-						
3	IF_RXSTP	总线接收到 STOP 信号						
2	IF_TXDAT	I2C 发送完一个字节数据						
1	IF_RXDAT	I2C 接收到一个字节数据						
0	IF_RXADR	I2C 接收到从机地址标志 接受到正确地址时，软件通过寄存器 I2CDAT 的第 0 位为 1/0 来判断 I2C 地址、读和写操作						

表 15.5-4 SCL 引脚选择寄存器 I2CCPS

A4H	7	6	5	4	3	2	1	0
I2CCPS	-	-	-	I2CCPS				
R/W	-	-	-	R/W				
初始值	0	0	0	1	0	1	0	0
位编号	位符号	说明						
7-5	-	-						
4-0	I2CCPS	I2C 的 SCL 引脚选择 00000: P00 00001: P01 00010: P02 00011: P03 00100: P04 00101: P05 00110: P06 00111: P07 01000: P10 01001: P11 01010: P12 01011: P13 01100: P14 01101: P15						

		01110: P16 01111: P17 10000: P20 10001: P21
--	--	--

表 15.5-5 SDA 引脚选择寄存器 I2CDPS

A5H	7	6	5	4	3	2	1	0
I2CDPS	-	-	-	I2DPS				
R/W	-	-	-	R/W				
初始值	0	0	0	1	0	1	0	1
位编号	位符号	说明						
7-5	-	-						
4-0	I2CDPS	I2C 的 SDA 引脚选择 00000: P00 00001: P01 00010: P02 00011: P03 00100: P04 00101: P05 00110: P06 00111: P07 01000: P10 01001: P11 01010: P12 01011: P13 01100: P14 01101: P15 01110: P16 01111: P17 10000: P20 10001: P21						

16 SPI 接口 (SPI)

16.1 简介

SPI 接口能够实现芯片与其他设备以半/全双工同步传输数据，其主要特点如下：

- 支持主机或从机操作
- 支持 3 线和 4 线模式
- 可选择最低位或最高位优先传输
- 4 种可编程的比特率
- 可编程的极性和相位
- 写入冲突标志保护机制
- 支持主模式故障出错中断
- 最高速度可达 6.75MHz/bit

16.2 功能描述

SPI 工作模式如下表所示。

表 16.2-1 SPI 工作模式

名称	描述
主机模式	所有的传输行为都由主机发起，包括 SCK 和 SCS 信号的产生等。当设置 MSTR (SPCON[4]) 位为 1，SPI 处于主机模式。用户需要另选择一个 GPIO 作为片选引脚，连接从机 SCS。数据传输开始前，主机拉低这个引脚，传输结束后拉高。 在主机模式，写入寄存器 SPDAT 会启动数据传输。数据在时钟有效沿从 SDO 移位输出。
从机模式	当设置 MSTR (SPCON[4]) 位为 0，SPI 处于从机模式。 当 SSIG (SPCON[5]) 为 1，则 SCS 引脚无效。若 SPI 为三线通信，从机默认片选 SCS 有效； 当 SSIG (SPCON[5]) 为 0，SCS 引脚有效，SCS 为低电平表示从机被片选。

表 16.2-2 SPI 接口引脚描述

名称	描述
SDO	数据输出，SPI 为主机时该引脚为主机数据输出端口
SDI	数据输入，SPI 为从机时该引脚为从机数据输入端口
SCK	串行时钟，SPI 作为主机时该引脚为串行时钟输出端口，作为从机时为串行时钟输入端口
SCS	从机选择，SPI 作为从机时，片选输入端口

表 16.2-3 SPI 相位与极性

名称	描述
CPHA	相位控制位 0: 表示在 SCK 奇数边缘 (1,3,5,...,15) 采样数据 1: 表示在 SCK 偶数边缘 (2,4,6,...,16) 采样数据
CPOL	极性控制位 0: 表示 SCK 空闲时处于低电平 1: 表示 SCK 空闲时处于高电平

实际传输时的波形如下图所示。

图 16.2-4 CPHA=0 时 SPI 时序图

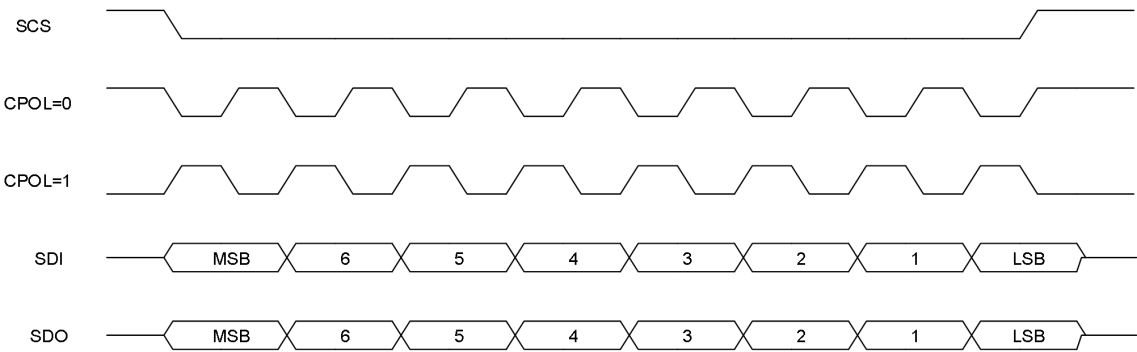
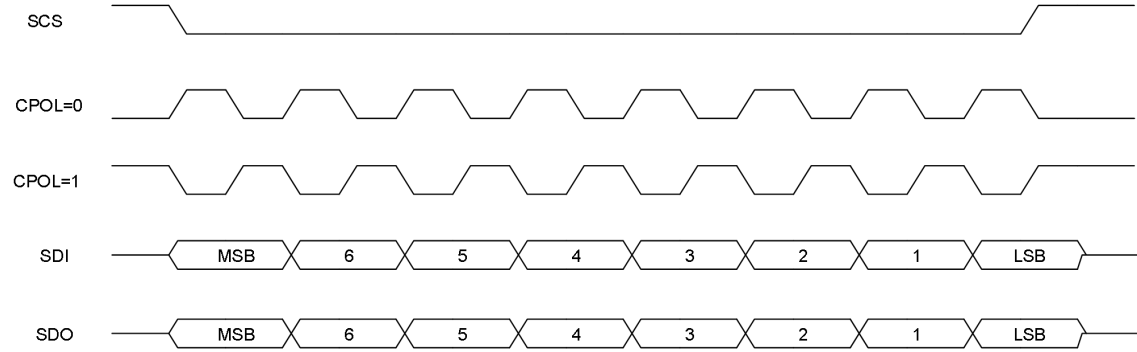


图 16.2-5 CPHA=1 时 SPI 时序图



16.3 寄存器描述

表 16.3-1 SPI 控制寄存器 SPCON

E8H	7	6	5	4	3	2	1	0
SPCON	SPEN	LSBF	SSIG	MSTR	CPOL	CPHA	CKOS[1:0]	
R/W	R/W	R/W	R/W	R/W	R	R/W	R/W	
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	SPEN	SPI 模块使能位，1 有效						
6	LSBF	低位或高位优先发送/接收选择位 0: 高位先发 1: 低位先发						
5	SSIG	SCS 引脚无效控制位，默认为 0，此时 SCS 信号有效						
4	MSTR	主机/从机选择位 0: 从机 1: 主机						
3	CPOL	时钟极性选择位 0: 默认情况下时钟为低 1: 默认情况下时钟为高						

2	CPHA	时钟相位选择位 0: 当 CPOL=0 时上升沿采样数据, 当 CPOL=1 时下降沿采样数据 1: 当 CPOL=0 时下降沿采样数据, 当 CPOL=1 时上升沿采样数据
1-0	CKOS	SPI 输出时钟选择位 00: 1/4 系统时钟 01: 1/24 系统时钟 10: 使用定时器 1 溢出标志, 每两次溢出传输一次数据 11: 使用定时器 2 溢出标志, 每两次溢出传输一次数据

表 16.3-2 SPI 数据读写寄存器 SPDAT

E9H	7	6	5	4	3	2	1	0
SPDAT	RBUF[7:0]							
R/W	R							
初始值	0	0	0	0	0	0	0	0
SPDAT	TBUF[7:0]							
R/W	W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	SPDAT	写 SPDAT 时, 写入内部的 TBUF, 读 SPDAT 时, 从 RBUF 读出						

表 16.3-3 SPI 状态标志寄存器 SPFLG

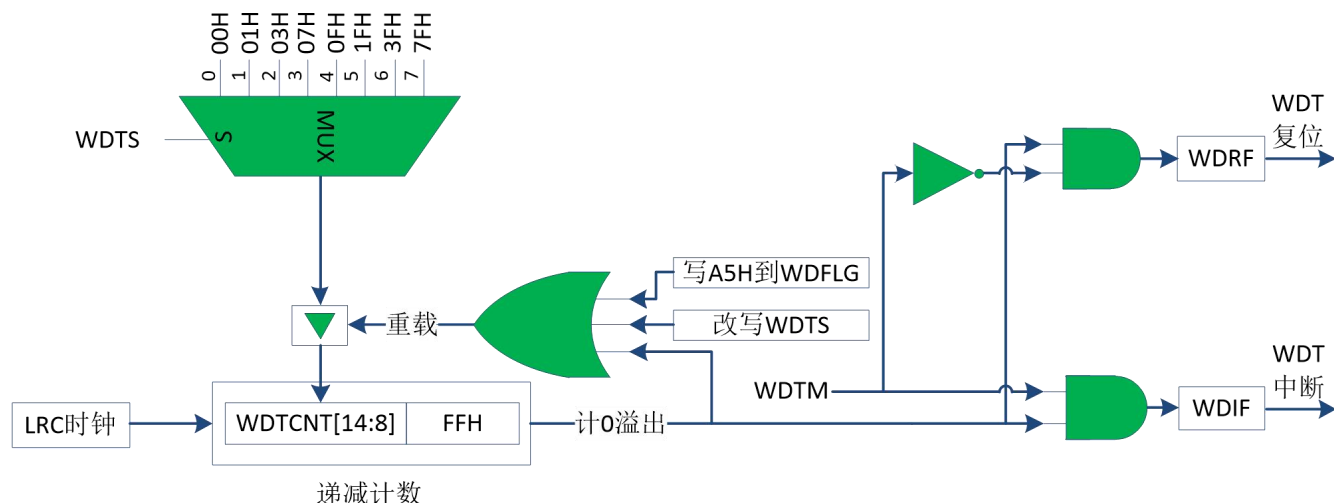
EAH	7	6	5	4	3	2	1	0
SPFLG	SPIE	STXE	-	-	OVFL	WCOL	MODF	SPIF
R/W	R/W	R/W	-	-	R/WOC	R/WOC	R/WOC	R/WOC
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	SPIE	SPI 中断使能位, 1 有效						
6	STXE	SPI 三线模式发送使能位, 此时 SDI 端口为双向口 0: SDI 端口接收数据, 此时 SPI 为三线或者四线模式 1: SDI 发送数据, 此时 SPI 为三线模式, SDI 端口发送 SDO 数据						
5-4	-	-						
3	OVFL	SPI 接收溢出标志, 此时 SPIF 未清除数据未取走, 而主机发送了新的 SPI 数据						
2	WCOL	写入冲突标志位, 在数据正在发送时, 如有软件有写 SPDAT 的操作, 此时数据无法写入, 即产生写入冲突标志。该位有效, 有效时不会产生中断						
1	MODF	故障模式标志位, 1 有效, 表明 SS 在不正确的逻辑电平下, 有效时会产生中断						
0	SPIF	数据传输完成标志位, 有效时会产生中断						

17 看门狗定时器 (WDT)

17.1 简介

看门狗定时器（WDT）为一个 15 位递减计数器，如下图所示，其计数时钟为 LRC 时钟，有 8 位调节精度，计数范围为 7.8125ms-1s。

图 17.1-1 看门狗模块结构图



17.2 功能描述

WDT 主要用于监控系统，避免芯片因程序跑飞或外界干扰出现死机。

写 0xA5 到寄存器 WDFLG 将开启并刷新 WDT 计数器，而后 WDT 内部计数器进行递减计数，如果软件不能在计数到 0 之前再次刷新 WDT，WDT 将产生内部复位或者中断。另外，修改 WDT 时间配置寄存器 WDTSC(WDCON[2:0]) 也会刷新 WDT。写 0x5A 到寄存器 WDFLG 将关闭 WDT 计数器，读寄存器 WDFLG 可得到 WDT 状态标志。

在 STOP 模式下，如果 WDT 处于开启状态，则 WDT 所选的时钟源正常工作，如果看门狗事件设为中断，则看门狗事件可唤醒 CPU。

17.3 寄存器描述

表 17.3-1 WDT 控制寄存器 WDCON

CEH	7	6	5	4	3	2	1	0
WDCON	WDTM	-	-	-	-	WDTS		
R/W	R/W	-	-	-	-	R/W		
初始值	0	-	-	-	-	0	0	0
位编号	位符号	说明						
7	WDTM	WDT 触发模式选择 0: WDT 溢出后产生复位 1: WDT 溢出后产生中断						
6-3	-	-						
2-0	WDTS	WDT 时间选择						

		0: 256 个时钟周期, 约为 7.8125ms 1: 512 个时钟周期, 约为 15.625ms 2: 1024 个时钟周期, 约为 31.25ms 3: 2048 个时钟周期, 约为 62.5ms 4: 4096 个时钟周期, 约为 125ms 5: 8192 个时钟周期, 约为 250ms 6: 16384 个时钟周期, 约为 500ms 7: 32768 个时钟周期, 约为 1s
--	--	--

表 17.3-2 WDT 状态标志寄存器 WDFLG

CFH	7	6	5	4	3	2	1	0
WDFLG	WDON	-					WDIF	WDRF
R/W	R	-					R	R
初始值	0	0	0	0	0	0	0	0
✧ 写 0xA5 到寄存器 WDFLG 将开启并刷新 WDT 计数器, 写 0x5A 到寄存器 WDFLG 将关闭 WDT 计数器								
位编号	位符号	说明						
7	WDON	WDT 工作状态, 为 1 则 WDT 已开启						
6-2	-	-						
1	WDIF	WDT 中断标志, 对 WDFLG 写 0xA5 时将清除该标志						
0	WDRF	WDT 复位标志, WDTLG 写 0xA5 时将清除该标志						

18 自唤醒定时器 (WKT)

18.1 简介

芯片内置了一个自唤醒定时器 (WKT)，用于在低功耗模式下周期性唤醒芯片，也可用作通用精确定时器。

18.2 功能描述

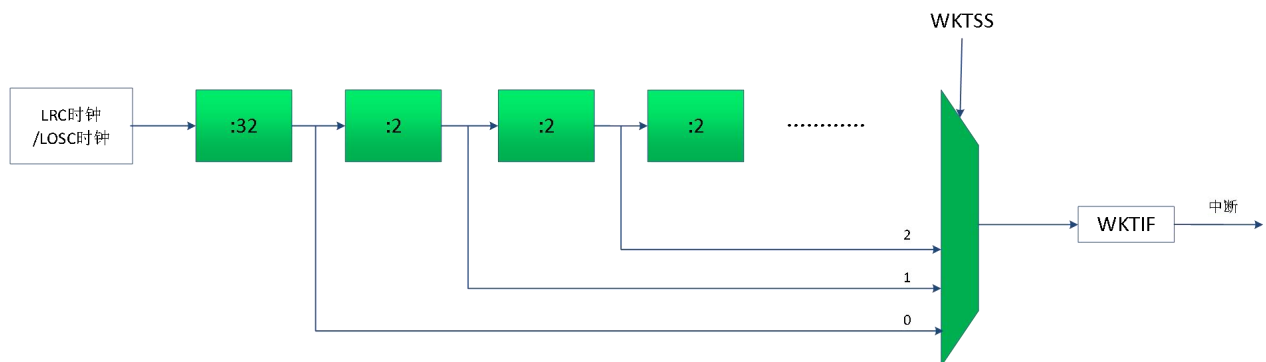
WKT 可选 LRC 或 LOSC 时钟，其中 LRC 时钟为精度为 1% 的 32KHZ 时钟，LOSC 为精准的 32.768KHZ 时钟。

当选 LRC 时钟时，LRC 会自动开启，此时可以得到较精准的 1ms~1.024s 时间基准。

当选 LOSC 时钟时，可得到准确的 3.90625ms~1s 时间。

WKT 结构原理如下图所示。

图 18.2-1 WKT 结构原理图



18.3 寄存器描述

表 18.3-1 WKT 控制寄存器 WKTCON

COH	7	6	5	4	3	2	1	0
WKTCON	WKTE	WKTCKS	-	WKTIF	-	-	WKTSS[1:0]	
R/W	R/W	R/W	-	R/W	-	-	R/W	
初始值	0	0	0	0	0	0	1	1
位编号	位符号	说明						
7	WKTE	WKT 使能信号						
6	WKTCKS	WKT 时钟选择 0: 选择内部 LRC 时钟 (典型: 32KHZ) 1: 选择外部 LOSC 时钟 (典型: 32.768KHZ)						
5	-	-						
4	WKTIF	WKT 中断标志						
3-2	-	-						
1-0	WKTSS	WKTSS 的低 2 位						

表 18.3-2 WKT 时间选择寄存器 WKTSS

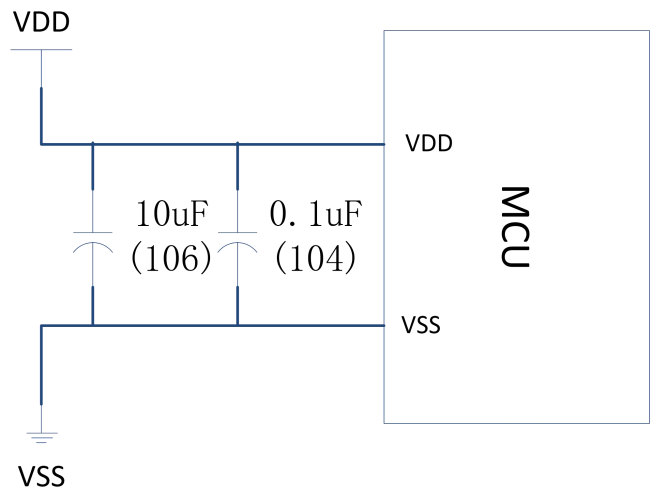
C1H	7	6	5	4	3	2	1	0
WKTSS	WKTSS[9:8]							
R/W	R/W							
初始值	1	1	1	1	1	1	1	1
位编号	位符号	说明						
9-0	WKTSS	WKT 中断时间选择 当 WKT 选择 LRC 时 0: 1ms 1: 2ms 2: 3ms ... 999: 1s ... 1023: 1.024s 当 WKT 选择 LOSE 时 0: 0.9765625ms 1: 1.953125ms 2: 2.9296875ms ... 1023: 1s						

19 低压差线性稳压器 (LDO)

19.1 简介

BL51F003 系列芯片内置了一个 LDO，用于给内核供电，其典型外围电路如下图。

图 19.1-1 典型供电电路图



19.2 内部基准及输出电压校准

LDO 内部的基准和 LDO 输出电压都需要校准，分别通过 BGP_TRIM (PWCON[2:0]) 和 LDO_TRIM (PWCON[5:3]) 校正，在 NVR4 区 (见[表 10.3.1-1](#)) 填写校准值后上电时芯片会自动从 NVR4 区导入校准值，校正后基准为 0.8V，电压为 1.5V。当 VDD 小于 LDO_TRIM 位设定的输出电压时，LDO 直接输出 VDD；当 VDD 大于设定电压时，LDO 输出设定的电压。

19.3 LDO 工作模式

LDO 有 4 种不同的功耗工作模式 0/1/2/3，通过寄存器为 LMOD 配置，其中模式 0 芯片具有最低系统功耗，模式 3 芯片具有最强抗干扰能力。

表 19.3-1 LDO 工作模式

工作模式	LMOD 配置值	何时开启
模式 3	0	正常工作模式
		仿真调试模式
		IDLE/STOP 模式时开启了 HRC
模式 2	1	正常工作，关闭 HRC
		IDLE/STOP 模式，关闭 HRC
模式 1	2	正常工作，关闭 HRC
		IDLE/STOP 模式，关闭 HRC
模式 0	3	正常工作，关闭 HRC
		IDLE/STOP 模式，关闭 HRC

19.4 寄存器描述

表 19.4-1 LDO 控制寄存器 PWCON

B9H	7	6	5	4	3	2	1	0
PWCON	LMOD		LDO_TRIM			BGP_TRIM		
R/W	R/W		R/W			R/W		
初始值	0	0	1	0	0	1	0	0
位编号	位符号	说明						
7-6	LMOD	LDO 模式选择寄存器，见表 19.3-1						
5-3	LDO_TRIM	LDO 电压校正参数， 用户请勿修改						
2-0	BGP_TRIM	Bandgap 校正参数， 用户请勿修改						

20 低电压检测（LVD）

20.1 简介

低电压检测（LVD）用于监控芯片自身的供电电压 VDD，可设置检测电压范围为 2.0V-4.3V，精度±100mV。内含消抖功能。当 VDD 小于所设定的电压值时，可设置触发中断或复位。

20.2 功能描述

配置寄存器 LVDS 不为 0 时开启 LVD 功能，其触发电压阈值由寄存器 LVDTH 设置。

LVD 默认选择芯片 VDD 作为检测源。当 VDD 出现由高变低到 LVDTH 设置的阈值时，LVDF 位将置 1。此时，如果 LVDS 为 1 则产生 LVD 中断，如果 LVDS 为 2 则产生 LVD 复位，如果 LVDS 为 3 则芯片即不复位也不产生中断，此时通过 LVDF 标志可初步判断芯片电源电压。如果产生了 LVD 复位，不会复位寄存器 LVDCON。

LVD 集成了数字滤波功能。当设置 LFTS 为 1 时，LVD 触发事件需要持续 16 个 LRC 时钟才能产生有效的触发信号。

20.3 寄存器描述

表 20.3-1 LVD 控制寄存器 LVDCON

8EH	7	6	5	4	3	2	1	0
LVDCON	LVDS		LFTS	LVDF	-	LVDTH		
R/W	R/W	R/W	R/W	R/W	-	R/W		
初始值	0	0	0	0	0	1	1	1
位编号	位符号	说明						
7-6	LVDS	LVD 功能选择位 00: LVD 关闭 01: LVDF 为高时，产生中断 10: LVDF 为高时，产生复位 11: LVDF 为高时，不产生中断和复位						
5	LFTS	LVD 数字滤波选择 0: LVD 不开启数字滤波 1: LVD 开启数字滤波						
4	LVDF	LVD 产生标志位 0: LVD 未检测到低电压 1: LVD 检测到低电压						
3	-	-						
2-0	LVDTH	LVD 检测电压设置位域，当 VDD 电压小于设置值时，置位低电压标志 LVDF 000: 2.0V 001: 2.4V 010: 2.7V 011: 3.0V 100: 3.3V 101: 3.7V						

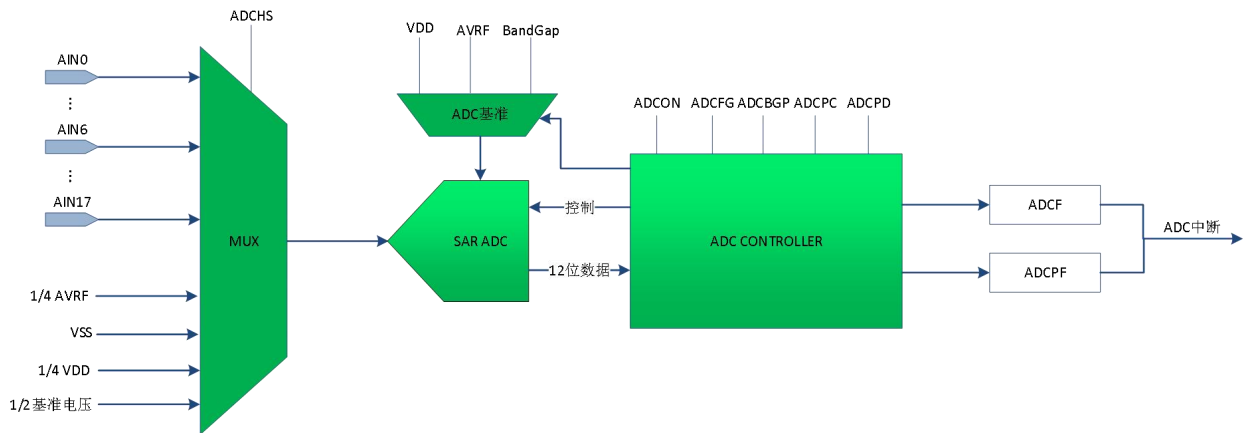
		110: 4.0V 111: 4.3V
--	--	------------------------

21 模数转换器 (ADC)

21.1 简介

模拟/数字转换器是 12 位逐次逼近型 (SAR) ADC，最多提供 18 个输入通道，其结构如下图所示。

图 21.1-1 ADC 结构示意图



21.2 主要特性

- 12 位的分辨率
- 支持零点修调，零刻度误差可达 3mV
- 内置硬件校正算法，支持用户自校正，校准后有效位数可达 11.5 位
- 典型最快转换周期为 16，则最快转换速率为 $27M/16 = 1.68MHz$
- 可任选引脚作为输入通道
- 内置 VSS、1/4 外部 AVRF、1/4 VDD 通道和 1/2 基准电压（包括 VDD/AVRF/Bandgap）
- 支持软件单次、Timer 2 单次、Timer 2 持续和自动持续等四种触发模式，从而快速采集到外部信号
- 内置比较器功能，支持 ADC 和比较器中断
- 多种参考电压可选：内部 1.024/2.048/3.072/4.096V 基准和 VDD 电源基准
- 输入电压范围：VSS ≤ VIN ≤ 基准电压

21.3 软件单次触发

当设置 MODE 位为 0 时，设置 ADST 位触发一次 ADC 采样。

通过寄存器位 ACKS 设置时钟预分频，经过预分频后的时钟作为 ADC 转换时钟。

通过寄存器位 ATMS 设置 ADC 转换时间，转换时间为 $12 + 2^{ATMS}$ 个 ADC 时钟周期。

当转换结束后，12 位的 A/D 值经过算法修正后，会自动加载到寄存器 ADCDH 和 ADCDL，同时 ADST 位自动清 0，标志位 ADCF 位置 1，如果 ADC 中断 ADIE 使能，则会产生 ADC 中断。

如果需要再次进行 ADC 采样，需要重新设置 ADST 位。

21.4 Timer 2 单次触发

当设置 MODE 位为 1 时，无须设置 ADST 位，Timer 2 的溢出标志会触发一次 ADC 采样。

Timer 2 溢出标志触发后，经过 $12+2^{ATMS}$ 个 ADC 时钟周期，ADC 得到一笔 12 位经过算法修正的 A/D 转换值，并自动加载到寄存器 ADCDH 和 ADCDL，同时 MODE 位自动清零，标志位 ADCF 位置 1，如果 ADC 中断 ADIE 使能，则会产生 ADC 中断。

如果需要再次进行 ADC 采样，需要重新设置 MODE 位。

21.5 Timer 2 持续触发

当设置 MODE 位为 2 时，无须设置 ADST 位，Timer 2 的溢出标志会持续触发 ADC 采样。

Timer 2 溢出标志触发后，经过 $12+2^{ATMS}$ 个 ADC 时钟周期，ADC 得到一笔 12 位经过算法修正的 A/D 转换值，并自动加载到寄存器 ADCDH 和 ADCDL，同时标志位 ADCF 位置 1，如果 ADC 中断 ADIE 使能，则会产生 ADC 中断。此时 CPU 要及时取走采样到的 A/D 转换值，并清除 ADCF 标志，否则下次采样会覆盖上一次采样值。

设置 MODE 位为 0 即可停止该模式。

21.6 自动持续触发

当设置 MODE 位为 3 时，设置 ADST 位即进入 ADC 持续采样模式。

此时经过 $12+2^{ATMS}$ 个 ADC 时钟周期，ADC 就会得到一笔 12 位经过算法修正的 A/D 转换值，并自动加载到寄存器 ADCDH 和 ADCDL，同时标志位 ADCF 位置 1，如果 ADC 中断 ADIE 使能，则会产生 ADC 中断。此时 CPU 要及时取走采样到的 A/D 转换值，并清除 ADCF 标志，否则下次采样会覆盖上一次采样值。

设置 ADST 位为 0 即可停止该模式。

21.7 比较器功能

设置位 ADCPE 为 1 开启 ADC 的比较器功能，此时保存在 ADCDL 和 ADCDH 中的 ADC 采样数据，会与设定的比较阈值 ADCPL 和 ADCPH 做比较，超过设定阈值时会产生 ADC 比较器中断。

21.8 寄存器描述

表 21.8-1 ADC 控制寄存器 ADCON

98H	7	6	5	4	3	2	1	0
ADCON	ADST	MODE		ADIE	-	ACKS		ADCF
R/W	R/W	R/W		R/W	-	R/W		R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	ADST	ADC 转换开始控制位，写 1 启动转换，转换后硬件自动清 0						
6-5	MODE	ADC 启动转换模式，任何时候软件写 ADST 均可触发一次 ADC 转换 00: 仅软件写 ADST 可启动 ADC 转换 01: Timer2 溢出可启动一次 ADC 转换，而后 MODE 位自动清零 10: Timer 2 可持续触发 ADC 转换 11: 设置 ADST 后 ADC 进入持续采样模式						
4	ADIE	ADC 中断使能位 0: 关闭 ADC 中断（ADC 输出变化可以产生中断标志，不能产生中断请求） 1: 使能 ADC 中断						

3	-	-
2-1	ACKS	时钟分频 00: 不分频 01: 2 分频 10: 4 分频 11: 8 分频
0	ADCF	ADC 采样完成标志, 写 0 清除 0: 采样未完成 1: 采样完成

表 21.8-2 ADC 配置寄存器 ADCFG

99H	7	6	5	4	3	2	1	0
ADCFG	VSEL		ATMS			-	VROS	VRIS
R/W	R/W		R/W			-	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-6	VSEL	ADC 参考电压选择位 00: 外部 VDD 01: 内部基准作为参考电压 10: 外部 AVRF 基准 11: AVRF 引脚输出内部电压						
5-3	ATMS	ADC 采样时间为 2 的 ATMS 次幂, 推荐至少 4 个采样保持周期 000: 1 个时钟周期 001: 2 个时钟周期 010: 4 个时钟周期 011: 8 个时钟周期 100: 16 个时钟周期 101: 32 个时钟周期 110: 64 个时钟周期 111: 128 个时钟周期						
2	-	-						
1	VROS	AVRF 输出电压选择 0: AVRF 输出 ADC 基准电压 1: AVRF 输出芯片内部电压						
0	VRIS	AVRF 输出内部电压选择 0: AVRF 输出 LDO 电压 1: AVRF 输出内部 0.8V 基准电压						

表 21.8-3 ADC 通道选择寄存器 ADCHS

9AH	7	6	5	4	3	2	1	0
ADCHS	-	-	-	ADCHS				
R/W	-	-	-	R/W				
初始值	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-5	-	-
4-0	ADCHS	ADC 采样通道选择 00000: 通道 0 00001: 通道 1 10001: 通道 17 11100: 1/4 AVRF 通道, 方便进行电池电压采样 11101: VSS 通道 11110: 1/4 VDD 通道 11111: 1/2 基准通道

表 21.8-4 ADC 采样数据 ADCDL 和 ADCDH

96H	7	6	5	4	3	2	1	0
ADCDL	ADCD[3:0]				-	-	-	-
R/W	R/W				-	-	-	-
初始值	0	0	0	0	0	0	0	0
97H	7	6	5	4	3	2	1	0
ADCDH	ADCD[11:4]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
11-0	ADCD	ADC 采样转换值						

表 21.8-5 ADC 失调修正寄存器 ADCOFS

91H	7	6	5	4	3	2	1	0
ADCOFS	-	ADCOFS						
R/W	-	R/W						
初始值	-	0	1	1	1	1	1	1
位编号	位符号	说明						
7	-	-						
6-0	ADCOFS	ADC 失调修正值 1111111: -64 ... 1000000: -1 0111111: 0 0111110: 1 ... 0000000: 63						

表 21.8-6 ADC 基准配置寄存器 ADCBGP

92H	7	6	5	4	3	2	1	0
ADCBGP	ABGVS		ABGC					
R/W	R/W		R/W					
初始值	0	0	1	0	0	0	0	0
位编号	位符号	说明						
7-6	ABGVS	ADC 内部基准电压选择 00: 1.024V 01: 2.048V 10: 3.072V 11: 4.096V						
5-0	ABGC	ADC 内部基准调整位						

表 21.8-7 ADC 比较器功能控制寄存器 ADCPC

93H	7	6	5	4	3	2	1	0
ADCPC	ADCPE	ADCPIE	ADCPPS	-	-	-	-	ADCPF
R/W	R/W	R/W	R/W	-	-	-	-	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	ADCPE	ADC 的比较器功能使能信号						
6	ADCPIE	ADC 的比较器功能中断使能信号						
5	ADCPPS	ADC 的比较器功能极性选择 0: 大于设定的比较阈值 1: 小于设定的比较阈值						
4-1	-	-						
0	ADCPF	ADC 的比较器功能标志信号						

表 21.8-8 ADC 比较阈值配置寄存器 ADCPDL 和 ADCPDH

94H	7	6	5	4	3	2	1	0
ADCPDL	ADCPD[3:0]				-	-	-	-
R/W	R/W				-	-	-	-
初始值	0	0	0	0	-	-	-	-
95H	7	6	5	4	3	2	1	0
ADCPDH	ADCPD[11:4]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
11-0	ADCPD	ADC 比较功能阈值						

表 21.8-9 ADC 校准 K 系数控制寄存器 AKCON

C2H	7	6	5	4	3	2	1	0
AKCON	AKE	-	-	-	-	-	-	AKF
R/W	R/W	-	-	-	-	-	-	R/W
初始值	0	-	-	-	-	-	-	0
位编号	位符号	说明						
7	AKE	ADC 校准使能						
6-1	-	-						
0	AKF	K 参数符号位 0: 正 1: 负						

表 21.8-10 ADC 校准 K 系数 AKDAT

C3H	7	6	5	4	3	2	1	0
AKDAT	AKDAT							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	AKDAT	K 参数						

22 触摸按键 (Touch Key)

22.1 简介

BL51F003 系列芯片内置了低功耗触摸按键模块，其特点如下：

- 可选任意脚作为触控引脚，支持已选触控引脚并联功能
- 可通过 10V 动态 CS 测试及 EFT 4KV 测试
- 具备高 SNR 信噪比，支持数据卷积，可得更高的触控灵敏度，从而实现隔空按键
- 支持按键电压跟随，从而减少按键互容寄生电容，从而达到更好的防水效果
- 支持待机状态触摸唤醒功能，最低触摸唤醒功耗可达 6uA
- 高灵活度开发软件库支持，低开发难度
- 开放式的自动化调试 IDE，支持用户自主开发底层触摸库

22.2 注意事项

- PCB 上尽量减少触摸按键寄生电容，特别是触摸按键底部 PCB 不要铺地，触摸按键线不要太粗。
关于触摸按键的使用，请参考 BL51F003 应用软件库及相关参考软件。

22.3 开发工具及软件

图 22.3-1 触控调试工具

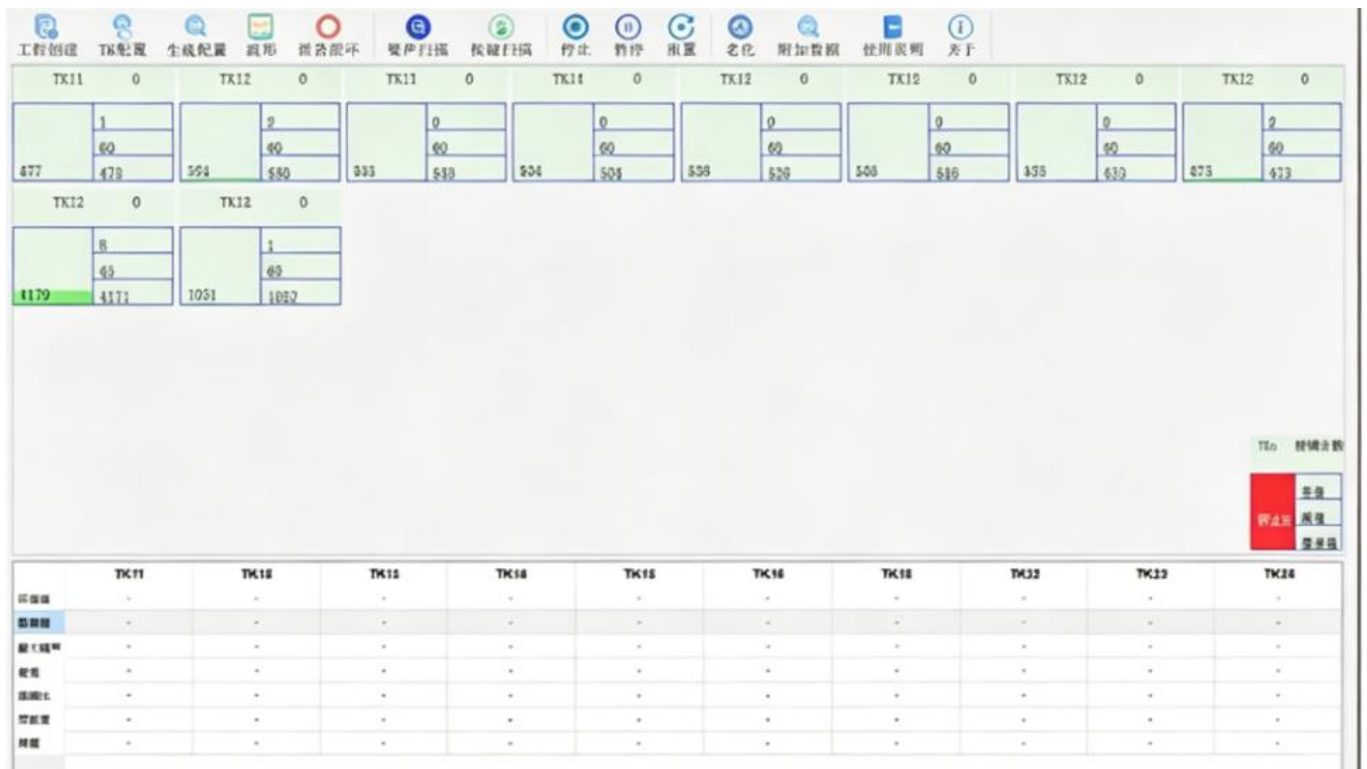
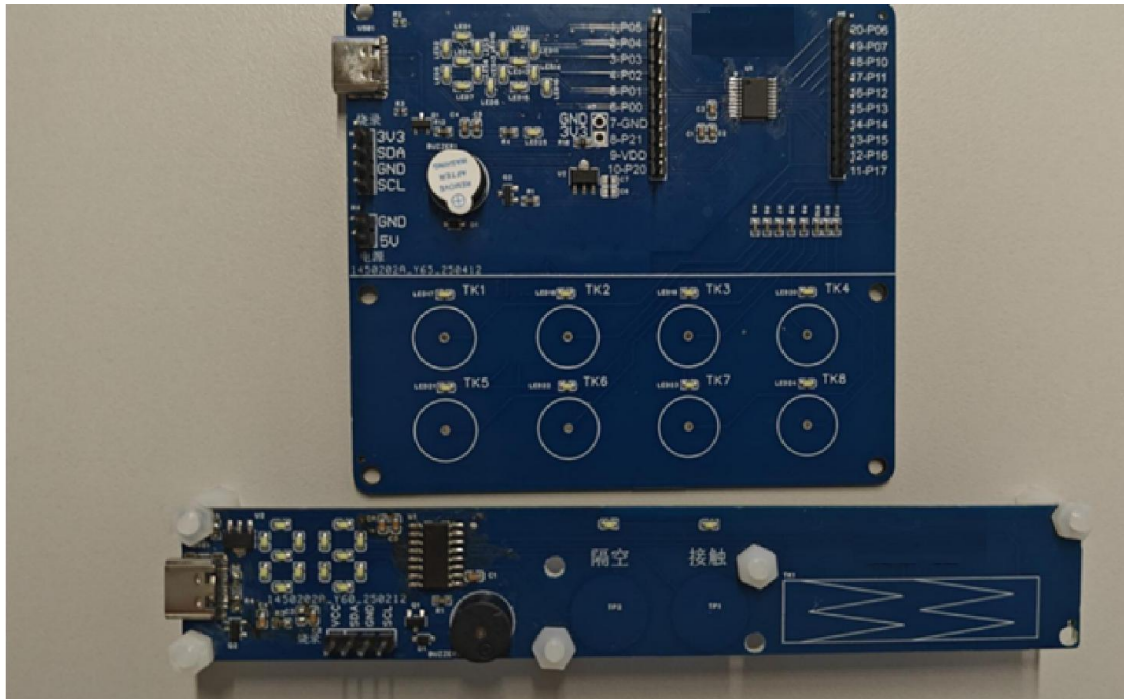


图 22.3-2 触控调试 Demo 板



22.4 寄存器描述

表 22.4-1 TK 控制寄存器 TKCON

B0H	7	6	5	4	3	2	1	0
TKCON	TKEN	TKIE	-	TPVS	-	-	TKOVF	TKITF
R/W	R/W	R/W	-	R/W	-	-	W0C	W0C
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	TKEN	TK 使能信号，设置该位触发一次采样，采样完后自动清零						
6	TKIE	TK 中断使能信号						
5	-	-						
4	TPVS	TK 引脚默认功能选择 0: 高阻 1: 同步跟随						
3-2	-	-						
1	TKOVF	TK 采样数据溢出标志，超过 65535 时产生溢出						
0	TKITF	TK 采样完成标志						

表 22.4-2 TK 配置寄存器 TKCFG0

B1H	7	6	5	4	3	2	1	0
TKCFG0	TGSV	-	TVGS		-	-	TVRS	
R/W	R/W	-	R/W		-	-	R/W	
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	TGSV	充电电压选择电源 VDD 电压						
6	-	-						
5-4	TVGS	充电电压选择内部基准电压 00: 1.2V 01: 1.5V 10: 1.8V 11: 2.0V						
3-2	-	-						
1-0	TVRS	参考电压选择内部基准电压 00: 0.6V 01: 0.9V 10: 1.2V 11: 1.5V						

表 22.4-3 TK 配置寄存器 TKCFG1

B2H	7	6	5	4	3	2	1	0
TKCFG1	TKDTS			TCKD				
R/W	R/W			R/W				
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-5	TKDTS	电容放电时间 000: 单位放电时间 001: 2 倍单位放电时间 ... 111: 8 倍单位放大时间						
4-0	TCKD	TK 扫描时钟分频 00000: 不分频 00001: 2 分频 ... 11111: 32 分频						

表 22.4-4 TK 配置寄存器 TKCFG2

B3H	7	6	5	4	3	2	1	0
TKCFG2	NSUM	TJNUM			-	-	CYNUM	
R/W	R/W	R/W			-	-	R/W	
初始值	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	NSUM	采样数据卷积选择 0: 采样数据不卷积 1: 采样数据卷积
6-4	TJNUM	TK 抖频设置 000: 不抖频 001: 1/2/1 抖频 ... 111: 1/2/3/4/5/6/7/8/7/6/5/4/3/2/1 抖频
3-2	-	-
1-0	CYNUM	一个周期采样次数 00: 1 次 01: 2 次 10: 4 次 11: 8 次

表 22.4-5 TK 配置寄存器 TKCFG3

B4H	7	6	5	4	3	2	1	0
TKCFG3	-	-	-	TCAPS[4:0]				
R/W	-	--	-	R/W				
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-5	-	-						
4-0	TCAPS	选择 TK 电容通道引脚 00000: TK0 通道 00001: TK1 通道 10001: TK17 通道						

表 22.4-6 TK 通道配置寄存器 TKPSC

B5H	7	6	5	4	3	2	1	0
TKPSC	TKLNK	-	-	TKPS[4:0]				
R/W	R/W	-	-	R/W				
初始值	0	-	-	0	0	0	0	0
位编号	位符号	说明						
7	TKLNK	开启的 TK 通道连接在一起						
6-5	-	-						
4-0	TKPS	选择 TK 通道引脚 00000: TK0 通道 10001: TK17 通道 10010: 内部通道						

表 22.4-7 TK 采样数据 TKMS

B6H	7	6	5	4	3	2	1	0
TKMSL	TKMS[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
B7H	7	6	5	4	3	2	1	0
TKMSH	TKMS[15:8]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
15-0	TKMS	触摸采样数据						

23 软件 LED 驱动 (SLED)

23.1 简介

BL51F003 系列芯片内置了一个软件 LED 驱动，共用 18 个引脚，在使用时采用轮流选择 COM 口的方式进行 LED 扫描，从而最大可驱动 17seg*18com 点阵的 LED 屏。

23.2 LED 显示原理

设置 LSE 为 1 开启 LED 扫描功能。LED 扫描时先通过寄存器 LSCOM 选定一个引脚作为 COM 口，设置寄存器 LSDAT，而后扫描接在该 COM 口上的一串 LED 灯珠，扫描完后再选定另一个引脚作为 COM 口并设置 LSDAT，再扫描此 COM 口上的另一串 LED 灯珠...，以此类推，扫描完所有的 COM 口后即为一帧 LED 图像，其中寄存器 LSDAT 对应每串 LED 灯珠的亮灭配置选择。在使用时一般要求 LED 显示不出现闪屏，所以 LED 帧频要达到 64Hz，因此在配置 LED 时需准确计算每串 LED 的显示时间和熄灭时间。LED 固定使用内部 LRC 时钟，寄存器 LSDTM 和 LSPTM 为 LED 显示时间和熄灭时间配置寄存器，其计算方法如下。

LED 显示时间 = LSDTM * LRC 时钟周期(≈32KHz，即≈ 31.25us)

LED 熄灭时间 = LSPTM * LRC 时钟周期(≈32KHz，即≈31.25us)

备注：

LSDTM 与 LSPTM 的和不要小于 2，否则无法产生中断标志

23.3 寄存器描述

表 23.3-1 LED 控制寄存器 LSCON

F1H	7	6	5	4	3	2	1	0
LSCON	LSE	LDIE	LPIE	-	LCKS	-	LDF	LPF
R/W	R/W	R/W	R/W	-	R/W	-	R/W	R/W
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7	LSE	LED 显示使能信号						
6	LDIE	LDF 中断使能信号						
5	LPIE	LPF 中断使能信号						
4	-	-						
3	LCKS	LED 时钟选择 0: 选择内部 LRC 时钟 1: 选择外部 LOSC 时钟						
2	-	-						
1	LDF	LED 点亮时间结束标志						
0	LPF	LED 熄灭时间结束标志						

表 23.3-2 LED 配置寄存器 LSCFG

F2H	7	6	5	4	3	2	1	0
LSCON	LSGVS		LSMVS		-	-	LSEGV	LCOMV
R/W	R/W		R/W		-	-	R/W	R/W
初始值	0	0	0	0	-	-	0	0
位编号	位符号	说明						
7-6	LSGVS	LED 熄灭阶段，SEG 引脚电平选择 00/11: 高阻 01: 输出高 10: 输出低						
5-4	LSMVS	LED 熄灭阶段，COM 引脚电平选择 00/11: 高阻 01: 输出高 10: 输出低						
3-2	-	-						
1	LSEGV	LED 点亮阶段，SEG 有效电平选择 0: 低电平 1: 高电平						
0	LCOMV	LED 点亮阶段，COM 有效电平选择 0: 低电平 1: 高电平						

表 23.3-3 LED 显示时间配置寄存器 LSDTM

F3H	7	6	5	4	3	2	1	0
LSDTML	LSDTM[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
F4H	7	6	5	4	3	2	1	0
LSDTMH	-	-	-	-	-	-	LSDTM[9:8]	
R/W	-	-	-	-	-	-	R/W	
初始值	-	-	-	-	-	-	1	0
位编号	位符号	说明						
9-0	LSDTM	LED 显示时间设置						

表 23.3-4 LED 熄灭时间配置寄存器 LSPTM

F5H	7	6	5	4	3	2	1	0
LSPTML	LSPTM[7:0]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
F6H	7	6	5	4	3	2	1	0
LSPTMH	-	-	-	-	-	-	LSPTM[9:8]	
R/W	-	-	-	-	-	-	R/W	
初始值	-	-	-	-	-	-	1	0
位编号	位符号	说明						
9-0	LSPTM	LED 熄灭时间设置						

表 23.3-5 LED 的 COM 口选择寄存器 LSCOM

F7H	7	6	5	4	3	2	1	0
LSCOM	-	-	-	LSCOM				
R/W	-	-	-	R/W				
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-5	-	-						
4-0	LSCOM	LED 的 COM 选择寄存器 00000: 选择 LED0 引脚 00001: 选择 LED1 引脚 10001: 选择 LED17 引脚						

表 23.3-6 LED 的 SEG 输出数据 LSDATn

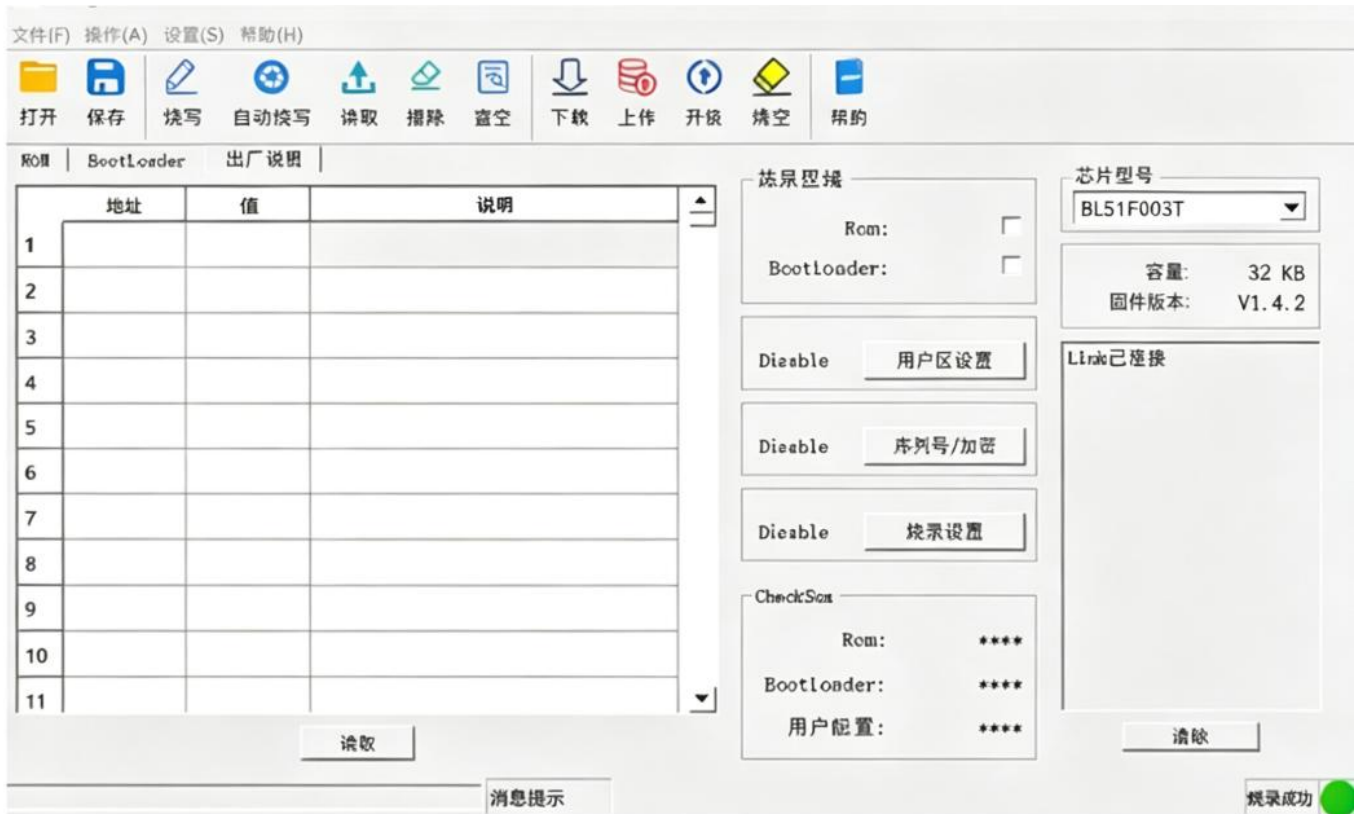
A9H	7	6	5	4	3	2	1	0
LSDAT0	LSDAT[7:0]							
R/W	R/W							

初始值	0	0	0	0	0	0	0	0
AAH	7	6	5	4	3	2	1	0
LSDAT1	LSDAT[15:8]							
R/W	R/W							
初始值	0	0	0	0	0	0	0	0
ABH	7	6	5	4	3	2	1	0
LSDAT1	-	-	-	-	-	-	LSDAT[17:16]	
R/W	-	-	-	-	-	-	R/W	
初始值	0	0	0	0	0	0	0	0
位编号	位符号	说明						
17-0	LSDAT	LED 的 SEG 输出值,分别对应 LED17-LED0						

24 程序下载和仿真

BL51F003 系列芯片使用我司自主研发的工具 BL_LINK 进行下载及仿真。该工具集成了在线下载、离线下载、在线仿真、USB 转 UART、USB 转 I2C、触摸调试等功能，配合我司的触控 IDE TK_Tunning 及芯片软件库，可以极大的方便用户的使用。

图 24-1 BL_ProWriter 烧录软件



✧ 关于程序下载和仿真的流程及细节请参考“BL ProWriter 帮助文档”

24.1 程序下载

芯片程序下载方式：

通过 I2C 调试接口下载，默认接口为 **P11(SCL)**和 **P16(SDA)**，可在出厂时定义任意引脚进行烧录及调试。支持任意引脚进行单线烧录，详情见 [BL ProWriter 帮助文档](#)。

用户在调试程序时，如果用到了 I2C 接口使用的 2 个端口，默认情况下上电后芯片会有 **64ms 延时**（见表 [10.3.1-1 描述](#)）。如果屏蔽了该 64ms 上电延时，则需要在程序开头加一定延迟，以避免下次无法下载。详细使用请参考 BL51F003 相关例程软件库。

24.2 在线仿真

BL51F003 系列芯片支持在线仿真，与 Keil 软件完全兼容，支持无限断点。芯片与仿真器之间通过 I2C 接口进行通信，出厂默认的 I2C 接口是 **P11(SCL)**和 **P16(SDA)**。

仿真调试器在芯片处于任何工作模式时（包括 IDLE 和 STOP 模式）都可以进入和退出仿真模式，并且不受系统时钟的影响。

25 电气特性

25.1 极限参数

参数	最小值	最大值	单位
----	-----	-----	----

直流供电电压	-0.3	6	V
I/O 端口输入电压	-0.3	VDD+0.3	V
工作环境温度	-40	85	℃
储存温度	-55	150	℃
VDD 最大通过电流	-	300	mA
VSS 最大通过电流	-	300	mA

备注：超过“极限参数”范围有可能对芯片造成损坏，无法预期芯片在上述范围外的工作状态，若长期在标示范围外工作，可能会影响芯片的可靠性。

25.2 工作电流特性

工作电流特性（VDD=2.0-5.5V, TA=25℃，除非其它说明）

芯片参数	符号	工作电压	最小值	典型值	最大值	单位	条件
工作电流	I _{op}	2.0V	-	2.14	-	mA	系统时钟为 HRC (27MHz)，其他时钟关闭，所有输出端口无负载，所有 IO 端口处于高阻态，所有外设关闭，CPU 执行 NOP 指令
		3.3V	-	2.31	-	mA	
		5.0V	-	2.32	-	mA	
STOP 模式电流	I _{stp1}	2.0V	-	2.39	-	uA	所有时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 0，Flash 进入睡眠模式，CPU 进入 STOP 模式
		3.3V	-	2.56	-	uA	
		5V	-	3.11	-	uA	
	I _{stp2}	2.0V	-	2.95	-	uA	所有时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 1，Flash 进入睡眠模式，CPU 进入 STOP 模式
		3.3V	-	3.15	-	uA	
		5.0V	-	3.65	-	uA	
	I _{stp3}	2.0V	-	3.91	-	uA	所有时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 2，Flash 进入睡眠模式，CPU 进入 STOP 模式
		3.3V	-	4.04	-	uA	
		5.0V	-	4.58	-	uA	
	I _{stp4}	2.0V	-	6.61	-	uA	所有时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 3，Flash 进入睡眠模式，CPU 进入 STOP 模式
		3.3V	-	6.59	-	uA	
		5.0V	-	7.01	-	uA	
	I _{stp5}	3.3V	-	1.95	-	uA	所有时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，所有 IO 端口处于上拉，LDO 设置为模式 0，关闭 VDD 的掉电复位功能（ 关闭会对可靠性产生一定影响 ），Flash 进入睡眠模式，CPU 进入 STOP 模式

IDLE 模式 电流	I _{IDL1}	2.0V	-	2.39	-	uA	系统时钟设为 HRC (27MHz)，其他时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，Flash 进入睡眠模式，CPU 进入 IDLE 模式。
		3.3V	-	2.56	-	uA	
		5V	-	3.11	-	uA	
	I _{IDL2}	2.0V	-	2.39	-	uA	系统时钟设为 LRC (32KHz)，其他时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 0，CPU 进入 IDLE 模式。
		3.3V	-	2.56	-	uA	
		5V	-	3.11	-	uA	
	I _{IDL3}	2.0V	-	2.95	-	uA	系统时钟设为 LRC (32KHz)，其他时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 1，CPU 进入 IDLE 模式。
		3.3V	-	3.15	-	uA	
		5V	-	3.65	-	uA	
	I _{IDL4}	2.0V	-	3.91	-	uA	系统时钟设为 LRC (32KHz)，其他时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 2，CPU 进入 IDLE 模式。
		3.3V	-	4.04	-	uA	
		5V	-	4.58	-	uA	
	I _{IDL5}	2.0V	-	6.61	-	uA	系统时钟设为 LRC (32KHz)，其他时钟关闭，所有输出端口无负载，所有数字输入端口不浮动，所有外设关闭，LDO 设置为模式 3，CPU 进入 IDLE 模式。
		3.3V	-	6.59	-	uA	
		5V	-	7.01	-	uA	
WDT 工作 电流	I _{WDT}	2.0V	-	3.59	-	uA	WDT 选用 LRC (32KHz)，STOP 模式下开启 WDT 0.5s 定时唤醒平均功耗
		3.3V	-	3.73	-	uA	
		5V	-	4.43	-	uA	
WKT 工作 电流	I _{WKT1}	2.0V	-	3.59	-	uA	WKT 选用 LRC (32KHz)，STOP 模式下开启 WKT 0.5s 定时唤醒平均功耗
		3.3V	-	3.73	-	uA	
		5V	-	4.43	-	uA	
	I _{WKT2}	2.0V	-	3.81	-	uA	WKT 选用 LOSC (32.768KHz)，STOP 模式下开启 WKT 0.5s 定时唤醒平均功耗
		3.3V	-	4.21	-	uA	
		5V	-	4.51	-	uA	
TK 唤醒 电流	I _{TK}	5V	6.5	-	-	uA	TK 多个按键选用 1.2V 充电和 0.6V 基准每秒唤醒 2 次时平均功耗

25.3 上下电特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
上电时间	T _{por}	-	41	-	ms	开启上电延时
		-	2.2	-	ms	不开上电延时
上电复位截止电压值	V _{por}	-	2.02	-	V	-

掉电复位起始电压值	V _{bor}	-	1.95	-	V	-
-----------	------------------	---	------	---	---	---

25.4 低功耗唤醒特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
低功耗睡眠唤醒	I _{wakeup1}	-	2.3	-	uA	VDD=5V, Flash 进入睡眠模式
	T _{wakeup1}	-	12	-	us	
快速睡眠唤醒	I _{wakeup2}	-	76	-	uA	VDD=5V, Flash 不进入睡眠模式
	T _{wakeup2}	-	3	-	us	

25.5 存储器特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
烧录电压	V _{prog}	2.0	-	5.5	V	工作电压内都可烧录
烧录电流	I _{prog}	-	-	20	mA	最大瞬态电流
烧录时间	T _{prog}	-	33	-	us	烧录一个字节
		-	17	-	ms	烧录一个扇区
擦除时间	T _{erase}	-	2.52	-	ms	擦除一个扇区
		-	161	-	ms	擦除所有扇区
读取时间	T _{read}	-	1.67	-	ms	读取一个扇区

25.6 EFT 特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
EFT 等级	EFT	-	4	-	KV	在电源上加 EFT 信号
		-	4	-	KV	在 IO 上加 EFT 信号

25.7 ESD&LU 特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
静态放电人体模型	ESD(HBM)	8	-	-	KV	ESDA/JEDECJS-001-2017
静态放电充电模型	ESD(CDM)	2	-	-	KV	ESDA/JEDEC JS-002-2018
静态闩锁效应	LU	200			mA	JESD78E

25.8 IO 端口特性

芯片参数	符号	电压	最小值	典型值	最大值	单位	条件
IO 端口 输入高电压	V_{IH}	-	$0.7 \cdot V_{DD}$	-	$V_{DD}+0.3$	V	$V_{DD}=2.0V-5.5V$
IO 端口 输入低电压	V_{IL}	-	-0.3	-	$0.3 \cdot V_{DD}$	V	$V_{DD}=2.0V-5.5V$
IO 端口 推电流	I_{OH}	5V	-	15	-	mA	$V_{OH}=4.3V$
		3.3V	-	13	-	mA	$V_{OH} = 0.7 \cdot V_{DD}$
		5V	-	26	-	mA	
IO 灌电流	I_{OL}	3.3V	-	20	-	mA	$V_{OL}=0.4V$
		5V	-	27	-	mA	
		3.3V	-	39	-	mA	$V_{OL}=0.3 \cdot V_{DD}$
		5V	-	72	-	mA	
IO 漏电流	I_{LKG}	-	-	0	-	nA	-
IO 端口 下拉电阻	R_{PD}	2.0V	-	22.2	-	K Ω	-
		3.3V	-	19.4	-	K Ω	
		5V	-	18.5	-	K Ω	
IO 端口 上拉电阻	R_{PUL}	2.0V	-	25	-	K Ω	-
		3.3V	-	22	-	K Ω	
		5V	-	20	-	K Ω	

25.9 HRC 电气特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
HRC 稳定时间	T_{hrcstb}	-	370	-	ns	$V_{DD}=5V$ $T_A=25^{\circ}C$ -
HRC 工作功耗	I_{hrc}	-	70	-	mA	$V_{DD}=5V$ $T_A=25^{\circ}C$
HRC 频率	F_{hrc}	-	27	-	MHz	$V_{DD}=5V$ $T_A=25^{\circ}C$
		-2	-	2	%	$V_{DD}=5V$ $T_A= -40^{\circ}C \sim 85^{\circ}C$

图 25.9-1 内部 HRC 参考线性曲线

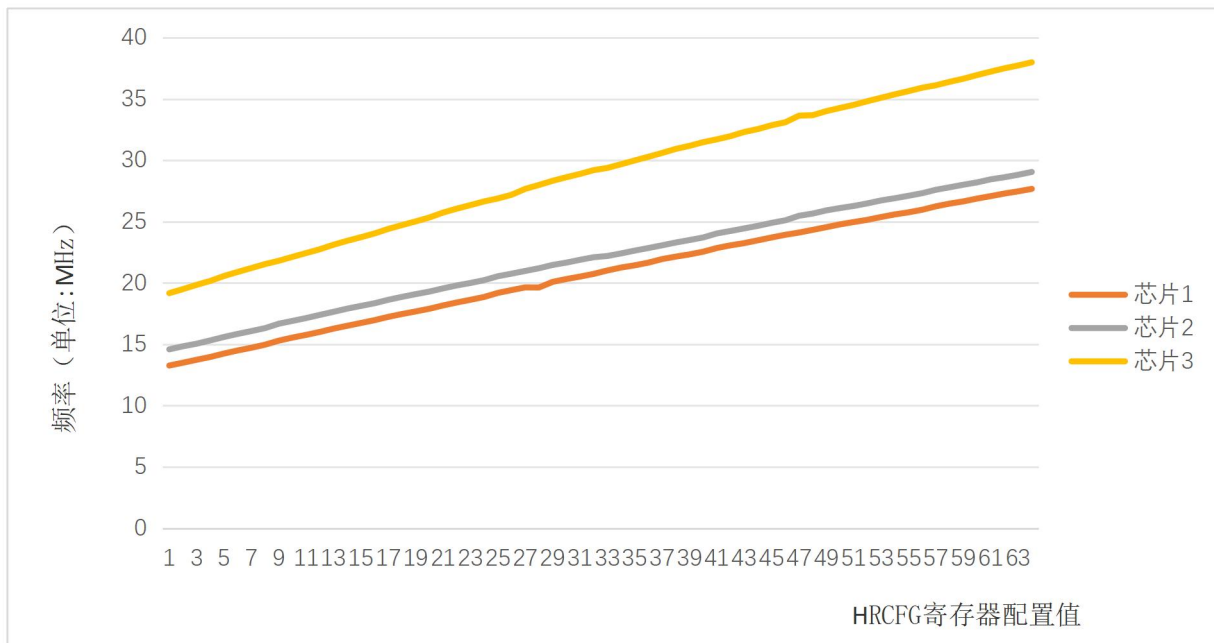
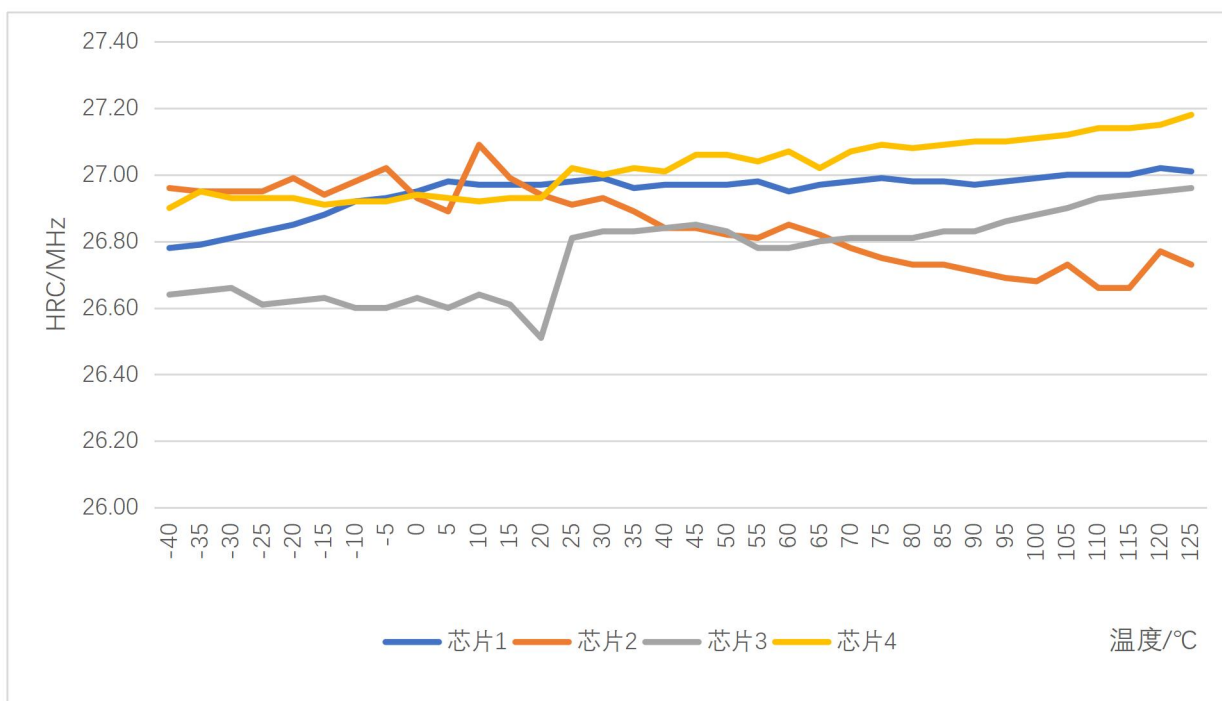


图 25.9-2 内部 HRC 参考温度曲线



25.10 LRC 电气特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
LRC 稳定时间	T_{lrcstb}	-	250	-	us	VDD=5V $T_A=25^{\circ}\text{C}$ -
LRC 工作功耗	I_{lrc}	-	900	-	nA	VDD=5V $T_A=25^{\circ}\text{C}$
LRC 频率	F_{lrc}	-	32	-	KHz	VDD=5V $T_A=25^{\circ}\text{C}$
		-5	-	5	%	VDD=5V $T_A=-40\sim 85^{\circ}\text{C}$

图 25.10-1 内部 LRC 参考线性曲线

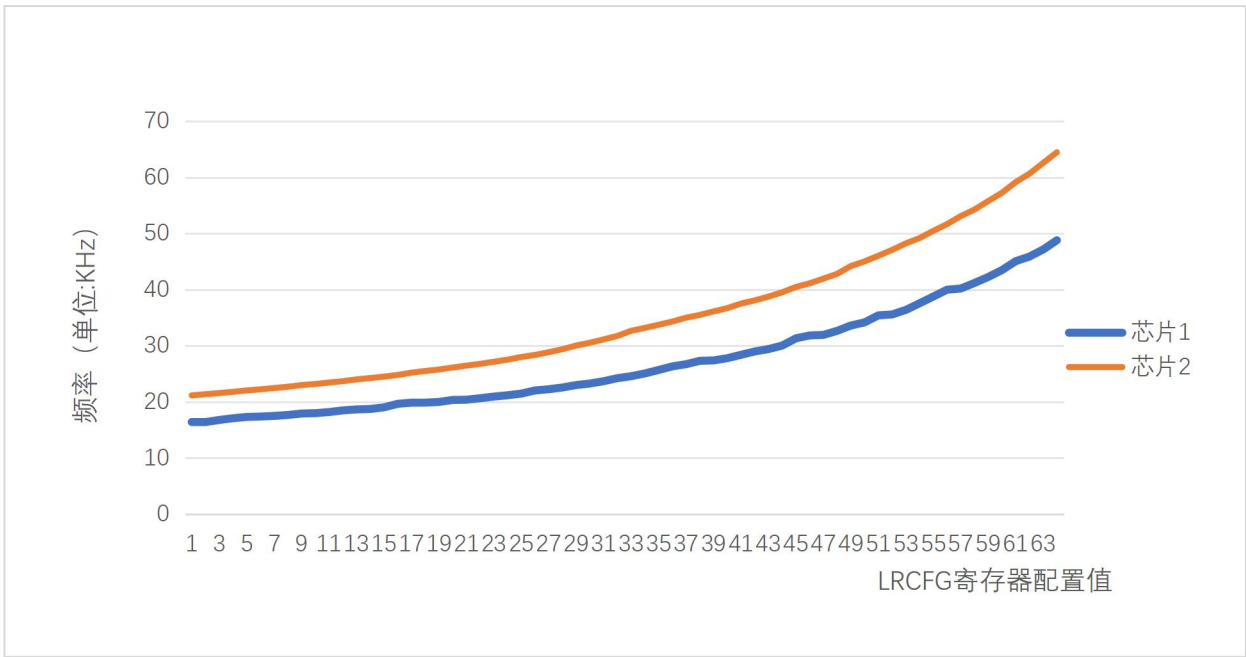
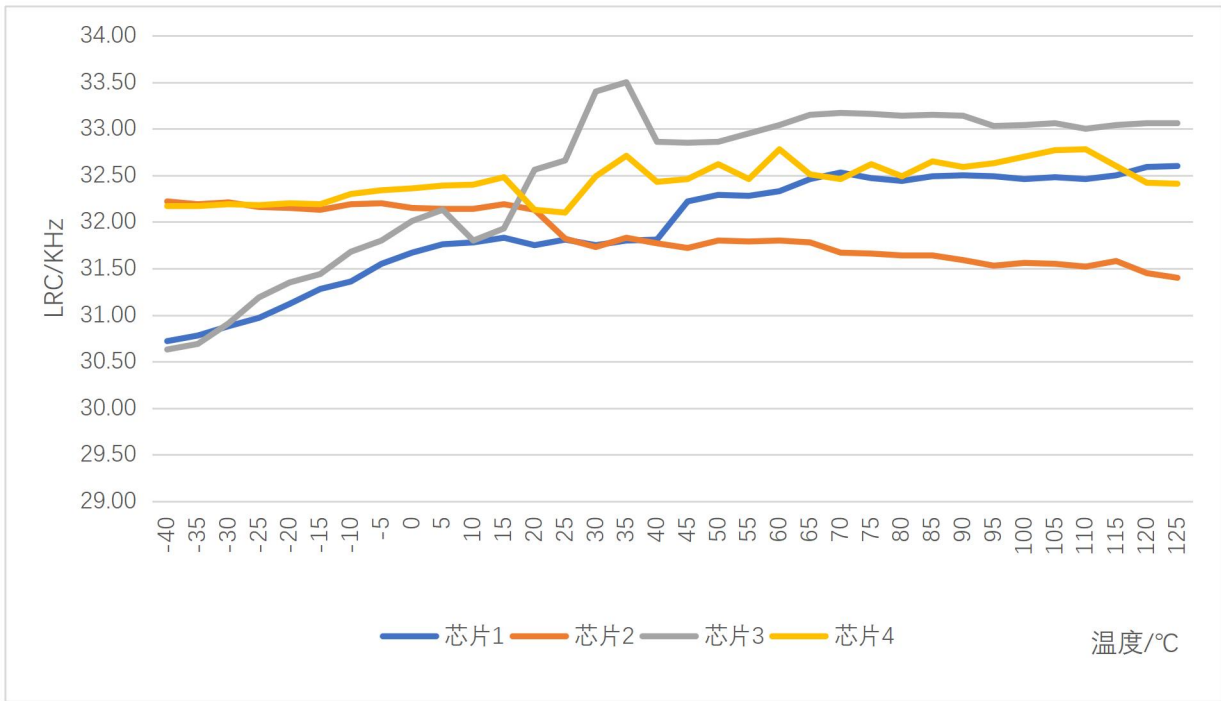


图 25.10-2 内部 LRC 参考温度曲线



25.11 LOSC 电气特性

芯片参数	符号	最小值	典型值	最大值	单位	条件
起振时间	T _{osc}	-	150	-	ms	VDD=5V T _A =25°C
工作功耗	I _{osc}	-	1.8	-	uA	VDD=5V T _A =25°C
震荡频率	F _{osc}	-	32.768	-	KHz	VDD=5V T _A =25°C

25.12 LVD 电气特性

芯片参数	最小值	典型值	最大值	单位	条件
LVD 门限电压 2.0V	-	2.05	-	V	LVDTH=000
LVD 门限电压 2.4V	-	2.45	-	V	LVDTH=001
LVD 门限电压 2.7V	-	2.75	-	V	LVDTH=010
LVD 门限电压 3.0V	-	3.05	-	V	LVDTH=011
LVD 门限电压 3.3V	-	3.35	-	V	LVDTH=100
LVD 门限电压 3.7V	-	3.75	-	V	LVDTH=101
LVD 门限电压 4.0V	-	4.05	-	V	LVDTH=110
LVD 门限电压 4.3V	-	4.35	-	V	LVDTH=111
LVD 数字滤波时间	-	500	-	us	可选数字滤波

25.13 ADC 电气特性

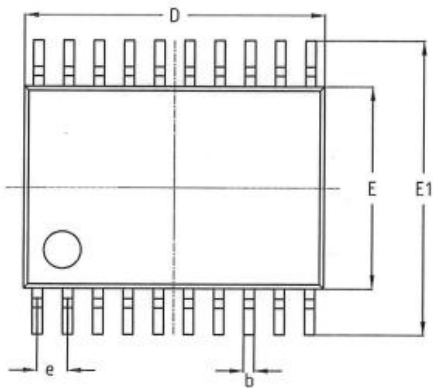
芯片参数	符号	最小值	典型值	最大值	单位	条件
ADC 工作电压	V _{ADC}	2.1	-	5	V	-
ADC 分辨率	N _R	-	12	-	Bit	-
ADC 输入电阻	R _{AIN}	-	1M	-	Ω	-
ADC 内部基准电压	V _{REFIN}	1.022	1.024	1.026	V	修调后数值, 修调范围 7.7%, 6bit 修调, 修调步长 2.4‰
		2.043	2.048	2.053	V	
		3.065	3.072	3.079	V	
		4.086	4.096	4.106	V	
基准电压温度系数	T _{coeff}	-	-	150	ppm	-40~85℃, 设计保证
内部基准稳定时间	T _{stable}	-	30	-	us	从内部基准使能到稳定到 1LSB 内
ADC 转换电流	I _{ADC1}	-	162	-	uA	V _{ADC} =5V, F _{adc} =16MHz, 外部基准或 VDD 基准
	I _{ADC2}	-	160	-	uA	V _{ADC} =3.3V, F _{adc} =16MHz, 外部基准或 VDD 基准
	I _{ADC3}	-	3.55	-	mA	V _{ADC} =5V, F _{adc} =16MHz, 内部基准
	I _{ADC4}	-	3.45	-	mA	V _{ADC} =3.3V, F _{adc} =16MHz, 内部基准
ADC 转换周期	T _{ADCK}	14	16	144	T	推荐至少 16 周期
ADC 转换时间	T _{ADC}	0.519	0.592	9	us	F _{adc} =27MHz
微分非线性误差	DNL	-	±1	-	LSB	VDD 基准, V _{ADC} =5V, T _{ADC} =3us
		-	±1	-	LSB	V _{REF} 基准, V _{ADC} =5V, T _{ADC} =3us
		-	±4	-	LSB	内部基准,

						V _{ADC} =5V,T _{ADC} =3us
积分非线性误差	INL	-	±2	-	LSB	VDD 基准, V _{ADC} =5V,T _{ADC} =3us
		-	±2	-	LSB	V _{REF} 基准, V _{ADC} =5V,T _{ADC} =3us
		-	±4	-	LSB	内部基准, V _{ADC} =5V,T _{ADC} =3us
偏移量误差	E _Z	-	±1	-	LSB	内部基准 2.048V V _{ADC} =5V
满刻度误差	E _F	-20	0	20	LSB	

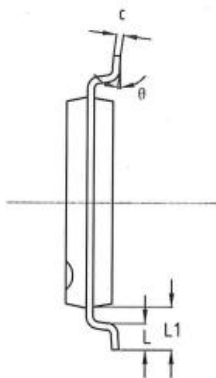
26 封装

26.1 TSSOP20

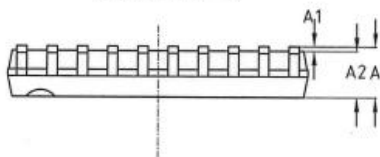
TOP VIEW
正视图



SIDE VIEW
侧视图



SIDE VIEW
侧视图



机械尺寸/mm Dimensions			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	—	—	1.20
A1	0.05	—	0.15
A2	0.90	1.00	1.05
b	0.19	—	0.30
c	0.09	—	0.20
D	6.40	6.50	6.60
E	4.30	4.40	4.50
E1	6.25	6.40	6.55
e	0.65 BSC		
L1	1.00REF		
L	0.45	0.60	0.75
θ	0°	—	8°

27 附录

附录 1 指令集速查表

指令	描述	说明	周期
数据传送指令			
MOV A,Rn	寄存器 Rn 内容送入累加器 ACC	$(A) \leftarrow (Rn)$	1
MOV A,direct	直接地址单元中的数据送入累加器 ACC	$(A) \leftarrow (\text{direct})$	2
MOV A,@Ri	间接 RAM 中的数据送入累加器 ACC	$(A) \leftarrow ((Ri))$	2
MOV A,#data8	8 位立即数送入累加器 ACC	$(A) \leftarrow \#data$	
MOV Rn,A	累加器内容送入寄存器 Rn	$(Rn) \leftarrow (A)$	1

MOV Rn,direct	直接地址单元中的数据送入寄存器 Rn	$(Rn) \leftarrow (direct)$	3
MOV Rn,#data8	8 位立即数送入寄存器 Rn	$(Rn) \leftarrow \#data$	2
MOV direct,A	累加器 ACC 内容送入直接地址单元	$(direct) \leftarrow (A)$	2
MOV direct,Rn	寄存器 Rn 内容送入直接地址单元	$(direct) \leftarrow (Rn)$	2
MOV direct,direct	直接地址单元中的数据送入直接地址单元	$(direct) \leftarrow (direct)$	3
MOV direct,@Ri	间接 RAM 中的数据送入直接地址单元	$(direct) \leftarrow ((Ri))$	3
MOV direct,#data8	8 位立即数送入直接地址单元	$(direct) \leftarrow \#data$	3
MOV @Ri,A	累加器 ACC 内容送入间接 RAM 单元	$((Ri)) \leftarrow (A)$	2
MOV @Ri,direct	直接地址单元中的数据送入间接 RAM 单元	$((Ri)) \leftarrow (direct)$	3
MOV @Ri,#data8	8 位立即数送入间接 RAM 单元	$((Ri)) \leftarrow \#data$	2
MOV DPTR,#data16	16 位立即数地址送入地址寄存器	$(DPTR) \leftarrow \#data16$	3
MOVC A,@A+DPTR	以 DPTR 为基地址变址寻址单元中的数据送入累加器	$(A) \leftarrow ((A) + (DPTR))$	3
MOVC A,@A+PC	以 PC 为基地址变址寻址单元中的数据送入累加器	$(PC) \leftarrow (PC) + 1$ $(A) \leftarrow ((A) + (PC))$	3
MOVX A,@Ri	外部 RAM(8 位地址)送入累加器	$(A) \leftarrow ((Ri))$	
MOVX A,@DPTR	外部 RAM(16 位地址)送入累加器	$(A) \leftarrow ((DPTR))$	3
MOVX @Ri,A	累加器送入外部 RAM(8 位地址)	$((Ri)) \leftarrow (A)$	
MOVX @DPTR,A	累加器送入外部 RAM(16 位地址)	$(DPTR) \leftarrow (A)$	3
PUSH direct	直接地址单元中的数据压入堆栈	$(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (direct)$	3
POP DIRECT	堆栈中的数据弹出到直接地址单元	$(direct) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$	2
XCH A,Rn	寄存器与累加器交换	$(A) \leftrightarrow (Rn)$	2
XCH A,direct	直接地址单元与累加器交换	$(A) \leftrightarrow (direct)$	3
XCH A,@Ri	间接 RAM 与累加器交换	$(A) \leftrightarrow ((Ri))$	3
XCHD A,@Ri	间接 RAM 与累加器进行低半字节交换	$(A.3,...,A.0) \leftrightarrow ((Ri).3,...,(Ri).0)$	3
SWAP A	累加器半字节交换	$(A.3,...,A.0) \leftrightarrow (A.7,...,A.4)$	1
ADD A, Rn	寄存器内容加到累加器	$(A) \leftarrow (A) + (Rn)$	1
ADD A, direct	直接地址单元加到累加器	$(A) \leftarrow (A) + (direct)$	2
ADD A, @Ri	间接 RAM 内容加到累加器	$(A) \leftarrow (A) + ((Ri))$	2
ADD A, #data8	8 位立即数加到累加器	$(A) \leftarrow (A) + \#data$	2
ADDC A, Rn	寄存器内容带进位加到累加器	$(A) \leftarrow (A) + (C) + (Rn)$	1
ADDC A, direct	直接地址单元带进位加到累加器	$(A) \leftarrow (A) + (C) + (direct)$	2
ADDC A, @Ri	间接 RAM 内容带进位加到累加器	$(A) \leftarrow (A) + (C) + ((Ri))$	2
ADDC A, #data8	8 位立即数带进位加到累加器	$(A) \leftarrow (A) + (C) + \#data$	2
SUBB A, Rn	累加器带借位减寄存器内容	$(A) \leftarrow (A) - (C) - (Rn)$	1
SUBB A, direct	累加器带借位减直接地址单元	$(A) \leftarrow (A) - (C) - (direct)$	2

SUBB A, @Ri	累加器带借位减间接 RAM 内容	$(A) \leftarrow (A) - (C) - ((Ri))$	2
SUBB A, #data8	累加器带借位减 8 位立即数	$(A) \leftarrow (A) - (C) - \#data$	2
INC A	累加器加 1	$(A) \leftarrow (A) + 1$	1
INC Rn	寄存器加 1	$(Rn) \leftarrow (Rn) + 1$	2
INC direct	直接地址单元内容加 1	$(direct) \leftarrow (direct) + 1$	3
INC @Ri	间接 RAM 内容加 1	$((Ri)) \leftarrow ((Ri)) + 1$	3
INC DPTR	DPTR 加 1	$(DPTR) \leftarrow (DPTR) + 1$	1
DEC A	累加器减 1	$(A) \leftarrow (A) - 1$	1
DEC Rn	寄存器减 1	$(Rn) \leftarrow (Rn) - 1$	2
DEC direct	直接地址单元内容减 1	$(direct) \leftarrow (direct) - 1$	3
DEC @Ri	间接 RAM 内容减 1	$((Ri)) \leftarrow ((Ri)) - 1$	3
MUL AB	A 乘以 B	$temp16 \leftarrow (A) \times (B)$ $(A) \leftarrow (temp.7, temp.6, \dots, temp.0)$ $(B) \leftarrow (temp.15, temp.14, \dots, temp.8)$	4
DIV AB	A 除以 B	$QUO \leftarrow (A) / (B) \dots\dots REM$ $(A) \leftarrow QUO$ $(B) \leftarrow REM$	4
DA A	累加器进行十进制转换	IF (A.3,...,A.0) > 9 AC = 1 THEN $temp16 \leftarrow (A) + 0x06$ $(A) \leftarrow (temp.7, \dots, temp.0)$ IF (temp16) > 0xFF THEN CY ← 1 IF (A.7,...,A.4) > 9 CY = 1 THEN $temp16 \leftarrow (A) + 0x60$ $(A) \leftarrow (temp.7, \dots, temp.0)$ IF (temp16) > 0xFF THEN CY ← 1	1
ANL A, Rn	累加器与寄存器相“与”	$(A) \leftarrow (A) \& (Rn)$	1
ANL A, direct	累加器与直接地址单元相“与”	$(A) \leftarrow (A) \& (direct)$	2
ANL A, @Ri	累加器与间接 RAM 内容相“与”	$(A) \leftarrow (A) \& ((Ri))$	2
ANL A, #data8	累加器与 8 位立即数相“与”	$(A) \leftarrow (A) \& \#data$	2
ANL direct, A	直接地址单元与累加器相“与”	$(direct) \leftarrow (direct) \& (A)$	3
ANL direct, #data8	直接地址单元与 8 位立即数相“与”	$(direct) \leftarrow (direct) \& \#data$	3
ORL A, Rn	累加器与寄存器相“或”	$(A) \leftarrow (A) (Rn)$	1
ORL A, direct	累加器与直接地址单元相“或”	$(A) \leftarrow (A) (direct)$	2
ORL A, @Ri	累加器与间接 RAM 内容相“或”	$(A) \leftarrow (A) ((Ri))$	2

ORL A, #data8	累加器与 8 位立即数相“或”	$(A) \leftarrow (A) \mid \#data$	2
ORL direct, A	直接地址单元与累加器相“或”	$(direct) \leftarrow (direct) \mid (A)$	3
ORL direct, #data8	直接地址单元与 8 位立即数相“或”	$(direct) \leftarrow (direct) \mid \#data$	3
XRL A, Rn	累加器与寄存器相“异或”	$(A) \leftarrow (A) \wedge (Rn)$	1
XRL A, direct	累加器与直接地址单元相“异或”	$(A) \leftarrow (A) \wedge (direct)$	2
XRL A, @Ri	累加器与间接 RAM 内容相“异或”	$(A) \leftarrow (A) \wedge ((Ri))$	2
XRL A, #data8	累加器与 8 位立即数相“异或”	$(A) \leftarrow (A) \wedge \#data$	2
XRL direct, A	直接地址单元与累加器相“异或”	$(direct) \leftarrow (direct) \wedge (A)$	3
XRL direct, #data8	直接地址单元与 8 位立即数相“异或”	$(direct) \leftarrow (direct) \wedge \#data$	3
CLR A	累加器 ACC 清 0	$(A) \leftarrow 0$	1
CPL A	累加器 ACC 求反	$(A) \leftarrow \neg(A)$	1
RL A	累加器循环左移	$(A) \leftarrow (A.6, A.5, \dots, A.0, A.7)$	1
RLC A	累加器带进位循环左移	$C \leftarrow A.7$ $(A) \leftarrow (A.6, A.5, \dots, A.0, C)$	1
RR A	累加器循环右移	$(A) \leftarrow (A.0, A.7, \dots, A.2, A.1)$	1
RRC A	累加器带进位循环右移	$C \leftarrow A.0$ $(A) \leftarrow (C, A.7, \dots, A.2, A.1)$	1
ACALL addr11	绝对短调用子程序	$(PC) \leftarrow (PC) + 2$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC7-0)$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC15-8)$ $(PC10-0) \leftarrow \text{page address}$	2
LACLL addr16	长调用子程序	$(PC) \leftarrow (PC) + 3$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC7-0)$ $((SP)) \leftarrow (PC15-8)$ $(PC) \leftarrow \text{addr15-0}$	3
RET	子程序返回	$(PC15-8) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$ $(PC7-0) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$	4
RETI	中断返回	$(PC15-8) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$ $(PC7-0) \leftarrow ((SP))$ $(SP) \leftarrow (SP) - 1$	4
AJMP addr11	绝对短转移	$(PC) \leftarrow (PC) + 2$ $(PC10-0) \leftarrow \text{page address}$	2
LJMP addr16	长转移	$(PC) \leftarrow (PC) + 3$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC7-0)$ $(SP) \leftarrow (SP) + 1$ $((SP)) \leftarrow (PC15-8)$	3

		(PC10-0) $\leftarrow$ addr15-0	
SJMP rel	相对转移	(PC) $\leftarrow$ (PC) + 2 (PC) $\leftarrow$ (PC) + rel	3
JMP @A+DPTR	相对于 DPTR 的间接转移	(PC) $\leftarrow$ (A) + (DPTR)	2
JZ rel	累加器为零转移	(PC) $\leftarrow$ (PC) + 2 IF (A) = 0 THEN (PC) $\leftarrow$ (PC) + rel	3
JNZ rel	累加器非零转移	(PC) $\leftarrow$ (PC) + 2 IF (A) $\neq$ 0 THEN (PC) $\leftarrow$ (PC) + rel	3
CJNE A, direct, rel	累加器与直接地址单元比较，不等则转移	(PC) $\leftarrow$ (PC) + 3 IF (A) $\neq$ (direct) THEN (PC) $\leftarrow$ (PC) + relative offset IF (A) < (direct) THEN (C) $\leftarrow$ 1 ELSE (C) $\leftarrow$ 0	4
CJNE A, #data8, rel	累加器与 8 位立即数比较，不等则转移	(PC) $\leftarrow$ (PC) + 3 IF (A) $\neq$ data THEN (PC) $\leftarrow$ (PC) + relative offset IF (A) < data THEN (C) $\leftarrow$ 1 ELSE (C) $\leftarrow$ 0	4
CJNE Rn, #data8, rel	寄存器与 8 位立即数比较，不等则转移	(PC) $\leftarrow$ (PC) + 3 IF (Rn) $\neq$ data THEN (PC) $\leftarrow$ (PC) + relative offset IF (Rn) < data THEN (C) $\leftarrow$ 1 ELSE (C) $\leftarrow$ 0	4
CJNE @Ri, #data8, rel	间接 RAM 单元，不等则转移	(PC) $\leftarrow$ (PC) + 3 IF ((Ri)) $\neq$ data THEN (PC) $\leftarrow$ (PC) + relative offset IF ((Ri)) < data THEN (C) $\leftarrow$ 1 ELSE (C) $\leftarrow$ 0	5

		$(C) \leftarrow 1$ ELSE $(C) \leftarrow 0$	
DJNZ Rn, rel	寄存器减 1，非零转移	$(PC) \leftarrow (PC) + 2$ $(Rn) \leftarrow (Rn) - 1$ IF $(Rn) <> 0$ THEN $(PC) \leftarrow (PC) + rel$	4
DJNZ direct, rel	直接地址单元减 1，非零转移	$(PC) \leftarrow (PC) + 2$ $(direct) \leftarrow (direct) - 1$ IF $(direct) <> 0$ THEN $(PC) \leftarrow (PC) + rel$	5
NOP	空操作	$(PC) \leftarrow (PC) + 1$	1
CLR C	清进位位	$(C) \leftarrow 0$	1
CLR bit	清直接地址位	$(bit) \leftarrow 0$	3
SETB C	进位置 1	$(C) \leftarrow 1$	1
SETB bit	直接地址位置 1	$(bit) \leftarrow 1$	3
CPL C	进位 C 求反	$(C) \leftarrow \neg(C)$	1
CPL bit	直接地址位求反	$(bit) \leftarrow \neg(bit)$	3
ANL C, bit	进位位和直接地址位相“与”	$(C) \leftarrow (C) \& (bit)$	2
ANL C, /bit	进位位和直接地址位的反码相“与”	$(C) \leftarrow (C) \& \neg(bit)$	2
ORL C, bit	进位位和直接地址位相“或”	$(C) \leftarrow (C) (bit)$	2
ORL C, /bit	进位位和直接地址位的反码相“或”	$(C) \leftarrow (C) \neg(bit)$	2
MOV C, bit	直接地址位送入进位位	$(C) \leftarrow (bit)$	2
MOV bit, C	进位位送入直接地址位	$(bit) \leftarrow (C)$	3
JC rel	进位 C 为 1 则跳转到(PC) + rel	$(PC) \leftarrow (PC) + 2$ IF $(C) = 1$ THEN $(PC) \leftarrow (PC) + rel$	3
JNC rel	进位 C 为 0 则跳转到(PC) + rel	$(PC) \leftarrow (PC) + 2$ IF $(C) = 0$ THEN $(PC) \leftarrow (PC) + rel$	3
JB bit, rel	直接地址位为 1 则跳转	$(PC) \leftarrow (PC) + 3$ IF $(bit) = 1$ THEN $(PC) \leftarrow (PC) + rel$	4
JNB bit, rel	直接地址位为 0 则跳转到(PC) + rel	$(PC) \leftarrow (PC) + 3$ IF $(bit) = 0$ THEN $(PC) \leftarrow (PC) + rel$	4
JBC bit, rel	直接地址位为 1 则转移，该位清零	$(PC) \leftarrow (PC) + 3$ IF $(bit) = 1$ THEN $(bit) \leftarrow 0$ $(PC) \leftarrow (PC) + rel$	4
伪指令			

ORG	设置程序起始地址
END	标志源代码结束
EQU	定义常数
SET	定义整型数
DATA	给数据地址定值
BYTE	给字节类型符号定值
WROD	给字类型符号定值
BIT	给位地址取名
ALTNAME	用自定义名取代保留字
DB	给一块连续的存储区装载字节型数据
DW	给一块连续的存储区装载字型数据
DS	预留一个连续的存储区或装入指定字节
INCLUDE	将一个源文件插入程序中
TITLE	列表文件中加入标题行
NOLIST	汇编时不产生列表文件
NOCODE	条件汇编时，条件为假的不产生清单

28 版本历史

版本号	内容	时间
V1.10	初版发布，修改相关参数	2026.06.11

